



**T.C.**

**NECMETTİN ERBAKAN ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

**KAPASİTİF ROTARY ENKODERLER İÇİN ANALOG  
ANAHTARLAMA TABANLI OKUMA DEVRESİ**

**Muhammet Rojhat KARA**

**YÜKSEK LİSANS TEZİ**

**Elektrik Elektronik Mühendisliği Anabilim Dalı**

**Eylül - 2020**

**KONYA**

**Her Hakkı Saklıdır**

## **TEZ BİLDİRİMİ**

Bu tezdeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edildiğini ve tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

## **DECLARATION PAGE**

I hereby declare that all information in this document has been obtained and presented in accordance with academic rules and ethical conduct. I also declare that, as required by these rules and conduct, I have fully cited and referenced all material and results that are not original to this work.

\_\_\_\_\_  
Muhammet Rojhat KARA

Tarih: 03/09/2020

# ÖZET

**YÜKSEK LİSANS TEZİ**

**KAPASİTİF ROTARY ENKODERLER İÇİN ANALOG ANAHTARLAMA  
TABANLI OKUMA DEVRESİ**

**Muhammet Rojhat KARA**

**Necmettin Erbakan Üniversitesi Fen Bilimleri Enstitüsü  
Elektrik Elektronik Mühendisliği Anabilim Dalı**

**Danışman: Prof. Dr. Mehmet Akif ERİŞMİŞ**

**2020, 64 Sayfa**

**Jüri**

**Prof. Dr. Mehmet Akif ERİŞMİŞ**

**Prof. Dr. Salih GÜNEŞ**

**Dr. Öğr. Üyesi Hakkı SOY**

Açısal konum ve hızı ölçmeye yarayan rotary enkoderler kapasitif, manyetik ve optik türleri olan analog veya dijital çıkış verebilen elektromekanik cihazlardır. Bu sensörlerin sağladığı bilgiler endüstride, robotlarda, otomatimde, insansız hava araçlarında, radarlarda, biyonic sistemlerde ve daha birçok alanda ölçüm ve kontrol sistemleri için çok önemli bir rol oynamaktadır. Zamanla, gelişen sensör teknolojilerinde kullanılan yöntemlerin avantaj ve dezavantajları ortaya çıkmaktadır. Optik enkoderlerin küçük boyutta üretim zorlukları, manyetik enkoderlerin hantal yapıları ve daha birçok sebep bir arayış başlatmıştır. Temel bir kapasitörün iki iletken ve aralarında bir yalıtkan mantığıyla oluşturulan kapasitif sensörler ise bu basit yapıları sebebiyle bu alanda kendine önemli bir yer edinmişlerdir.

Kapasitif enkoderler diğer enkoder tipleri içinde ciddi alternatifler olmalarına rağmen uygulamadaki kullanımları düşüktür. Diğer tekniklerle kıyaslandığında nispeten daha az çalışılmış olan kapasitif enkoderlerin bu alanda yapılan çalışmalar incelendiğinde genel anlamıyla fazla akademik

kaldıkları görülmektedir. Bu çalışmada kapasitif rotary enkoderler için ucuz ve efektif bir çözüm olan analog anahtar tabanlı bir okuma devresi tasarımı ile kapasitif enkoderlerin endüstriye uyumunun artırılması hedeflenmiştir.

Tasarlanan devrede sayısal ve analog devre elemanları kullanılmış olup devrenin her aşaması simülasyon ortamlarında test edilmiştir. Elde edilen bu simülasyon sonuçları ile bu konudaki diğer akademik çalışmalarda göz ardı edilen bir optimizasyon problemi keşfedilmiştir. Önyüz devresinin giriş değişkenleri olan taşıyıcı frekansı, transepedans yükselteç direnci ve kapasitörü optimizasyon algoritmaları ile optimize edilip yeniden simüle edilmiştir. Tasarlanan devre PCB (Printed Circuit Board)'ye dönüştürülüp bir kapasitif rotary enkodere bağlanmıştır. Elde edilen çıkış sinyalleri bir mikrodenetleyici ile okunup offset alma ve genlik eşitleme işlemlerinden geçirilmiştir. Daha sonra enkoderin açı bilgisini elde etmek için CORDIC (Coordinate Rotation Digital Computer) algoritması kullanılmıştır. Ulaşılan bu açı bilgisiyle kapasitif enkoder ölçülebilecek minimum kapasitans, sabit durum açı gürültüsü (hassasiyeti), nonlineerite testlerine tabi tutulmuştur. Test sonuçlarında her birinden sırasıyla  $3.44 \text{ aF}/\sqrt{\text{Hz}}$ , 0.0063 derece, ve maksimum 1.07 derece (20 devir/dakika, 360 derece için) sonuçları elde edilmiştir. Bu değerler endüstrideki bir çok uygulama için oldukça yeterlidir. Ayrıca seri üretime geçildiği takdirde yapılacak toptan entegre alımlarıyla zaten gayet düşük maliyetli olan bu çalışma tam bir fiyat-performans ürününe dönüştürülebilir.

Böylece kapasitif enkoderlerin diğer tip enkoderlere muadil hatta daha gelişmiş olabileceği ve yerli olarak üretilebileceği deneysel olarak gösterilmiştir. Sonuç olarak kapasitif enkoderler için yenilikçi, düşük maliyetli ve etkili bir okuma devresi optimize ederek tasarlanmış ve test edilmiştir.

**Anahtar Kelimeler:** Analog Anahtarlama, Kapasitif Sensör, Ön yüz Devre, Rotary Enkoder

## **ABSTRACT**

### **MS THESIS**

# **ANALOG SWITCH BASED READOUT CIRCUIT FOR CAPACITIVE ROTARY ENCODERS**

**Muhammet Rojhat KARA**

**THE GRADUATE SCHOOL OF NATURAL AND APPLIED SCIENCE  
OF NECMETTIN ERBAKAN UNIVERSITY  
THE DEGREE OF MASTER OF SCIENCE IN ELECTRICAL AND  
ELECTRONIC ENGINEERING**

**Advisor: Prof. Dr. Mehmet Akif ERİŞMİŞ**

**2020, 64 Pages**

### **Jury**

**Advisor Prof. Dr. Mehmet Akif ERİŞMİŞ**

**Prof. Dr. Salih GÜNEŞ**

**Asst. Prof. Dr. Hakkı SOY**

Rotary encoders, which has capacitive, magnetic and optical types are used to measure angular position and speed, are electromechanical devices that can output analog or digital signals. The information provided by these sensors plays a crucial role for measurement and control systems in industry, robots, automotive, unmanned aerial vehicles, radars, bionic systems and many more. Over time, advantages and disadvantages of the methods used in developing sensor technologies emerge. The small size production difficulties of optical encoders, bulky structure of magnetic encoders and many other reasons have started a research. Capacitive sensors, which are formed by the mentality of a basic capacitor with two conductors and an insulator between them, have gained an important place in this field due to their simple structure.

Although capacitive encoders are critical alternatives among other encoder types, their use in practice is low. It is seen that capacitive encoders, which have been studied relatively less when compared to other techniques, are generally over academic. In this study, it is aimed to increase the adaptation of capacitive encoders to the industry with an analog switch based frontend circuit design, which is an inexpensive and effective solution for capacitive rotary encoders.

Digital and analog circuit elements were used in the designed circuit and every stage of the circuit was tested in simulation environments. With these simulation results, an optimization problem that was ignored in other academic studies on this subject was discovered. The input variables of the frontend circuit, carrier frequency, transimpedance amplifier resistance and capacitor, have been optimized and re-simulated by optimization algorithms. The designed circuit was transformed into PCB (Printed Circuit Board) and connected to a capacitive rotary encoder. The output signals obtained were read with a microcontroller and passed through the offset and amplitude equalization processes. Then, the CORDIC (Coordinate Rotation Digital Computer) algorithm was used to obtain the angle information of the encoder. With this angle information reached, the capacitive encoder was subjected to measurable minimum capacitance, steady-state angle noise (sensitivity) and nonlinearity tests. In the test results,  $3.44 \text{ aF}/\sqrt{\text{Hz}}$ , 0.0063 degree and 1.07 degree at maximum (for 20 revolution/minute, 360 degree) were obtained from each, respectively. These values are sufficient for most applications in industry. In addition, this work, which is already very low-cost, can be turned into a full price-performance product with wholesale integrated purchases in case of mass production.

Thus, it has been experimentally shown that capacitive encoders can be equivalent to other types of encoders or even more advanced and can be produced domestically. As a result, it has been designed and tested by optimizing an innovative, cost-effective and efficient reading circuit for capacitive encoders.

**Keywords:** Analog Switching, Capacitive Sensor, Frontend Circuit, Rotary Encoder

## ÖNSÖZ

Lisans eğitiminden bu yana benden bilgisini ve bilgeliğini esirgemeyen Prof. Dr. Mehmet Akif ERİMİŞ'e teşekkürü bir borç bilirim. 1649B021908049 başvuru numarasıyla 2210-D Yurt İçi Sanayiye Yönelik Yüksek Lisans Burs Programı kapsamında bu çalışmayı destekleyen TÜBİTAK'a teşekkürlerimi sunarım. Bu zorlu süreçte benden desteklerini eksik etmeyen aileme, akrabalarım, Konya, Ankara ve diğer illerden arkadaşlarıma bunun yanında laboratuvar arkadaşlarıma teşekkür ederim. İnsana çalıştığından başkası yoktur (Necm 39). Gayret bizden takdir ve tevfik Allah'tandır.

Muhammet Rojhat KARA

KONYA-2020

# İÇİNDEKİLER

ÖZET .....	iv
ABSTRACT .....	vi
ÖNSÖZ .....	viii
ŞEKİLLER LİSTESİ .....	xi
TABLOLAR LİSTESİ .....	xiii
SİMGELER VE KISALTMALAR .....	xiv
1. GİRİŞ VE KAYNAK TARAMASI .....	1
1.1. Kapasitif Rotary Enkoder Çalışmaları .....	2
1.1.1. DC Sinyal İle Ardışıl Tetikleme .....	2
1.1.2. Yüksek Frekanslı Sinyal İle Tetikleme .....	3
1.1.3. Düşük Frekanslı Sinyal İle Tetikleme .....	5
1.2. Tezin Amacı ve Önemi .....	12
2. YÖNTEMSSEL ALTYAPI .....	13
2.1. Kapasitif Enkoder Teorik Altyapısı .....	13
2.2. Analog Devre Tasarımı ve Simülasyonlar .....	17
2.3. Mikrodenetleyici Tabanlı İşlemler .....	20
2.3.1. Genlik Eşitleme ve Offset Eliminasyonu .....	20
2.3.2. CORDIC Algoritması .....	22
3. OPTİMİZASYON .....	26
3.1. Gri Kurt Optimizasyon Algoritması .....	27
3.2. Optimizasyon ve Simülasyon Uyumu .....	28
4. PRATİK ÇALIŞMALAR VE TESTLER .....	32
4.1. PCB Üretimi ve Sinyal Testleri .....	32
4.2. Enkoder Testleri .....	32
4.2.1. Gürültü - Hassasiyet Testi .....	32
4.2.2. Nonlineerite Testi .....	40
5. SONUÇ .....	43

6. TARTIŞMA .....	44
6.1. Tez Amacının Doğrulanması.....	44
KAYNAKLAR .....	46
ÖZGEÇMİŞ .....	49



## ŞEKİLLER LİSTESİ

<u>Şekil</u>	<u>Sayfa</u>
1.1 DC tetikleme genel şema .....	3
1.2 Kapasitans kontrollü osilatör .....	3
1.3 Kapasitans-Periyot devresi .....	4
1.4 Asimetrik enkoder ve devre şemaları .....	5
1.5 Senkron demodülasyon genel şeması ve ilk çalışmalardan bir örnek .....	6
1.6 Senkron demodülasyon tekniği ile yapılan çalışmalar .....	7
1.7 Karesel demodülasyon genel şeması .....	8
1.8 Karesel demodülasyon tekniği ile yapılan çalışmalar .....	8
1.9 Zamansal rendeleme çalışmalarında kullanılan mutlak enkoderler .....	9
1.10 Zamansal rendeleme genel şeması ve zaman darbe enterpolasyonu .....	10
1.11 Düşük frekansta farklı çalışmalar .....	11
1.12 Düşük frekansta farklı başka bir çalışma .....	11
2.1 Paralel plaka kapasitör .....	13
2.2 Kapasitif enkoder mekanik yapısı örnekleri .....	14
2.3 Elektrotlar için kapasitans değişimleri ve arktanjanant .....	15
2.4 Bilgi sinyali (a) Taşıyıcı sinyal (b) AM modülasyonu (c) .....	15
2.5 Transempedans yükselteç .....	16
2.6 Senkron demodülasyon .....	16
2.7 Anahtarlama senkron demodülasyon .....	17
2.8 Kare dalga üretimi ve düzenlenmesi .....	18
2.9 Transempedans yükselteç, anahtarlama senkron demodülatör ve LPF .....	19
2.10 Transempedans yükselteç çıkışı .....	19
2.11 Anahtarlama senkron demodülatör çıkışı .....	20
2.12 LPF (alçak geçiren filtre) çıkışı .....	20
2.13 Genlikleri ve offsetleri farklı sinyaller .....	21
2.14 Genlikleri ve offsetleri farklı sinyaller .....	21
2.15 Genlikleri ve offsetleri farklı sinyaller .....	22
2.16 Genlikleri eşitlenmiş offsetleri farklı sinyaller .....	22
2.17 Genlikleri ve offsetleri eşitlenmiş sinyaller .....	23

2.18	CORDIC algoritması şematik diyagramı .....	24
2.19	CORDIC ve $\text{Atan}2$ .....	25
3.1	Transempedans yükselteç .....	26
3.2	Gri Kurt Algoritması Akış Şeması .....	29
3.3	Gri kurt algoritması iterasyon-parametre değişimi .....	30
3.4	Gri kurt algoritması çıkış değerleri .....	30
3.5	LTspice simülasyon sonucu 500kHz'de kazanç ( $143k\Omega$ ) .....	30
3.6	LTspice simülasyon sonucu genel bakış ( $143k\Omega$ ) .....	31
3.7	LTspice simülasyon sonucu 500kHz'de kazanç ( $1M\Omega$ ) .....	31
3.8	LTspice simülasyon sonucu genel bakış ( $1M\Omega$ ) .....	31
4.1	PCB üretimi öncesi tasarımlar .....	33
4.2	Üretilen PCB ön ve arka yüzleri .....	34
4.3	PCB taşıyıcı sinyal çıkışları .....	35
4.4	Üretilen devreden bazı sinyaller .....	36
4.5	Test düzeneği .....	37
4.6	Transempedans yükselteç .....	38
4.7	Sabit kapasitanslar için gürültü - hassasiyet test sonuçları .....	39
4.8	Sabit motor gürültü testi .....	41
4.9	10 ve 20 rpm (revolution per minute) için nonlinearite sonuçları .....	42

## TABLolar LİSTESİ

<b><u>Tablo</u></b>	<b><u>Sayfa</u></b>
3.1 Amaç fonksiyonu ve parametre kısıtları .....	27
3.2 Statik ceza kısıtları .....	27
4.1 1kHz bant genişliği için ölçülebilen minimum kapasitans ( $C_1$ ve $C_2$ 'ye göre) .....	40
4.2 1kHz bant genişliği için ölçülebilen minimum kapasitans (toplam kapasitansa göre) .....	40
6.1 Tez çalışmasında kullanılan elemanlar ve fiyatları .....	45

## SİMGELER VE KISALTMALAR

### Simgeler

$\Omega$  ohm

### Kısaltmalar

ADC : Analog to Digital Converter : Analogdan Dijitale Dönüştürücü

AM : Amplitude Modulation : Genlik Modülasyonu

ASIC : Application Specific Integrated Circuit : Uygulamaya Özel Tümlşik Devre

CMOS : Complementary Metal Oxide Semiconductor : Tamamlayıcı Metal Oksit Yarı İletkeni

CORDIC : Coordinate Rotation Digital Computer : Koordinat Döndüren Sayısal Bilgisayar

DAC : Digital to Analog Converter : Dijitalden Analığa Dönüştürücü

DAQ : Data Acquisition : Veri Toplama

DC : Direct Current : Doğru Akım

FPGA : Field Programmable Gate Array : Alanda Programlanabilir Kapı Dizisi

İHA : İnsansız Hava Aracı

LPF : Low Pass Filter : Alçak Geçiren Filtre

PCB : Printed Circuit Board : Baskı Devre Kartı

SNR : Signal to Noise Ratio : Sinyal Gürültü Oranı

# 1. GİRİŞ VE KAYNAK TARAMASI

Rotary enkoderler İHALarda, yüksek hassasiyetli gimballarda, teleskoplarda, otomotiv sektöründe, robot kollarında ve daha birçok açısal konum ve hızın ölçülmesi gereken alanlarda yaygın bir şekilde kullanılmaktadır [1]. Rotary enkoderler çalışma prensiplerine göre adlandırılmış olup optik, manyetik ve kapasitif çeşitleri vardır. Her ne kadar optik ve manyetik rotary enkoderler endüstride baskın bir konuma sahip olsalar da kapasitif sensörlerin yüksek potansiyelleri ile gelecekte bu alanda söz sahibi konuma gelecekleri olasıdır.

Optik sensörler, enterpolasyon işlemlerinden sonra birkaç saniyeye<sup>1</sup> kadar bir çözünürlüğe sahip açısal konum ölçümü gerçekleştirebilir; fakat, mekanik titreşim, aşırı sıcaklık değişimleri veya toz kirliliği gibi zorlu ortamlarda optik disk zarar gördüğünden performansları bundan çok etkilenir. Ayrıca sensör boyutları küçüldükçe üretilmeleri çok zor hale gelmektedir [2].

Resolverler yani manyetik enkoderler, toza, neme, titreşimlere ve yüksek sıcaklığa karşı bağışık olan, ancak elektromanyetik girişimden etkilenebilen manyetik alan tabanlı enkoderler olarak sınıflandırılır. Dayanıklı yapılarıyla, resolverler zorlu ortamlara karşı daha sağlam bir duruş sergilerler, ancak yeterince yüksek çözünürlük ve yüksek doğruluk sağlamazlar. Elektromanyetik paraziti bastırmak için manyetik kalkanlar (shield) gerekir ve bu ise enkoderin hantal bir yapıya bürünmesine sebep olur [3]. Öte yandan, hem optik enkoderler hem de elektromanyetik resolverler nispeten pahalıdır ve genellikle üst düzey uygulama senaryolarında kullanılır.

Kapasitif enkoderlerin optik ve manyetik enkoderlere kıyasla bazı üstün noktaları vardır. Optik disk üzerinde belirli bir noktaya sadece bir ışık huzmesinin odaklandığı optik enkoderlerin aksine, kapasitif enkoderlerde sensör yüzeyinin tüm alanı çıkış sinyaline katkıda bulunur. Ölçüm mekanizması olarak, kapasitif enkoderin mekanik titreşimlere ve mekanik yanlış hizalanmaya (rotorun eğimi ve eksantrikliği gibi) duyarlılığı optik enkoder-

---

<sup>1</sup>Bir derecenin 3600'de biri.

den çok daha düşüktür. Elektromanyetik resolverler ile karşılaştırıldığında kapasitif enkoderler düşük maliyete ve basit bir yapıya sahiptirler, çünkü kapasitörler en basit haliyle iki iletken plakanın arasına yalıtkan bir maddenin koyulmasıyla oluşurlar ve kapasitif enkoderin ana bileşenleri de standart baskı devre kartı (PCB) teknolojisinden yapılan elektrot plakalarıdır [4]. İyi bir ekranlama (shielding) ile önlenebilecek nem ve yağlar gibi endüstriyel kirliliğe olan zaafiyetine karşın, kapasitif enkoderler sağlamlıklarını yüksek doğrulukla birleştirmekle kalmayıp aynı zamanda düşük maliyeti, düşük güç tüketimini de sağladığı için hâlâ kritik bir cihaz olma eğilimindedir.

## 1.1. Kapasitif Rotary Enkoder Çalışmaları

Kapasitif rotary enkoderler ile ilgili yapılan çalışmalar incelenip ortak noktalara göre birçok sınıflandırma yapılabilir. Bu bölümde yapılan sınıflandırma kapasitif rotary enkoderlerin elektrotlarına uygulanan tetikleme sinyaline ya da sinyallerine göre yapılmıştır. Çalışmalar incelenirken genel olarak kronolojik ilerlenilecektir. Yapılan sınıflandırmada üç ana başlık vardır. Bunlar: DC Sinyal İle Ardışıl Tetikleme, Yüksek<sup>2</sup> Frekanslı Sinyal İle Tetikleme ve Düşük Frekanslı Sinyal İle Tetiklemedir.

### 1.1.1. DC Sinyal İle Ardışıl Tetikleme

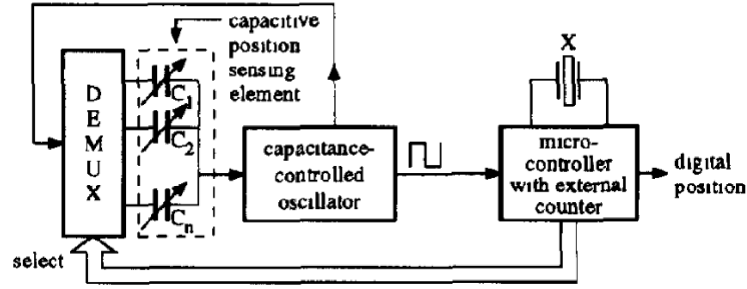
DC sinyal ile tetikleme yöntemiyle yapılan çalışmalar genel anlamıyla üç türden oluşur. Bu alt başlığa kapasitans-frekans dönüştürücü gibi bir başlık verilebilecek olsa da tetikleme sinyallerine göre sınıflandırma yapıldığı için bu şekilde devam edilecektir. İlk tür DC tetikleme yöntemindeki genel şema Şekil 1.1'de gösterildiği gibi üç ana unsurdan oluşur [5–8]:

- Seçici (Selector, Demux)
- Kapasitans Kontrollü Osilatör

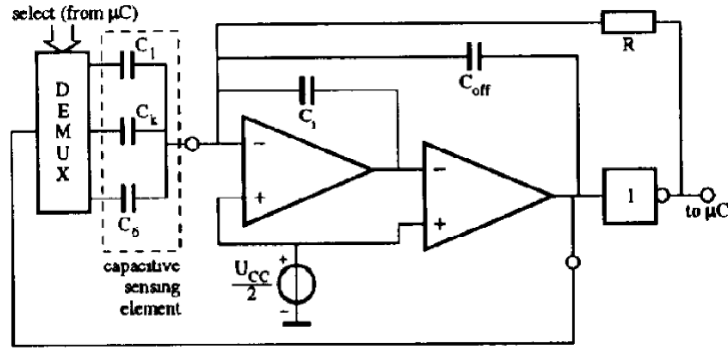
---

<sup>2</sup>Burada "yüksek" kelimesi 5 MHz 'den büyük olan sinyaller, "düşük" kelimesi ise kHz frekasındaki sinyaller için kullanılmıştır.

- Mikrodenetleyici



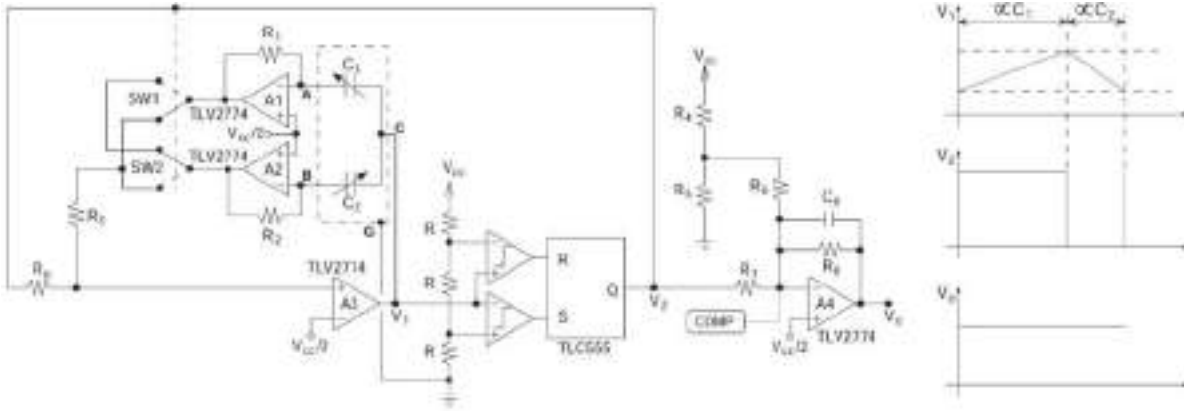
Şekil 1.1. DC tetikleme genel şema [5]



Şekil 1.2. Kapasitans kontrollü osilatör [5]

Mikrodenetleyici tarafından bir algoritmaya göre aktif edilen seçici, ölçülmek istenen kapasitans değerlerini seçer. Seçilen kapasitans değerlerine göre Şekil 1.2'de gösterilen kapasitans kontrollü osilatör periyodik bir kare dalga üretir. Bu kare dalganın periyodu seçilen kapasitans değeri ile doğrudan ilişkilidir [5–8]. Daha sonra mikrodenetleyici tarafından okunan bu kare dalga, periyodu işlenip dışarıya veya bilgisayara gönderilir. Sadece kare dalganın periyodu ölçüldüğü için ADC (Analog to Digital Converter)'ye gerek yoktur [6].

DC sinyal ile ardışıl tetiklemenin altında ikinci tür olarak sınıflandırılabilen diğer çalışmanın ana bileşeni kapasitans kontrollü osilatörden oluşur. Bu devre ile enkoderin elektrotlarından oluşan  $C_1$  ve  $C_2$  kapasitanslarının belirli bir oranı  $V_0$  DC gerilimine dönüştürülür. Kapasitans kontrollü osilatörün ürettiği kare dalganın ( $V_2$ ) yüksek (high) olduğu kısım  $C_1$ , alçak (low) olduğu kısım  $C_2$  ile orantılıdır. Şekil 1.3'de de gösterilen  $V_2$  kare dalgası alçak geçiren filtreden geçirilip yükseltilip gerilim seviyesi ayarlandıktan sonra enkoder açısıyla ilişkili olan  $V_0$  DC çıkış voltajı elde edilir [9].

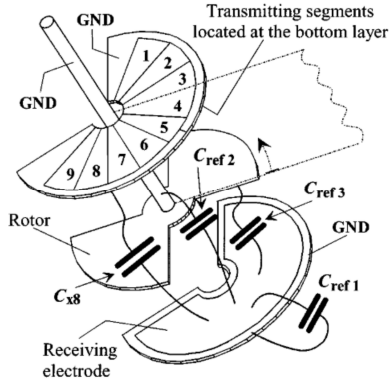


Şekil 1.3. Kapasitans-Periyot devresi [9]

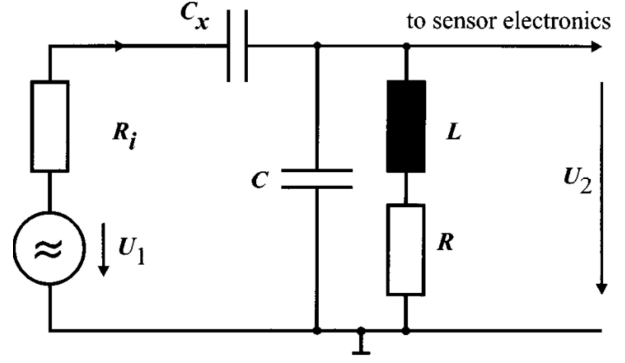
## 1.1.2. Yüksek Frekanslı Sinyal İle Tetikleme

Kapasitif rotary enkoderlerde yüksek frekanslı tetikleme yöntemi ile yapılan az sayıda çalışma bulunmuştur. Bu tür çalışmalardaki temel mantık iletim elektrotlarının belli bir örüntüye göre AC sinyal ile tetiklenmesi ve alıcı elektroduyla alınan sinyalin bir rezonator devresi ile akort edilmesidir. Elde edilen sinyalin genliği ve tetiklenen elektrot örüntüsünün bilinmesi rotor açısının ölçümünü mümkün hale getirmektedir.

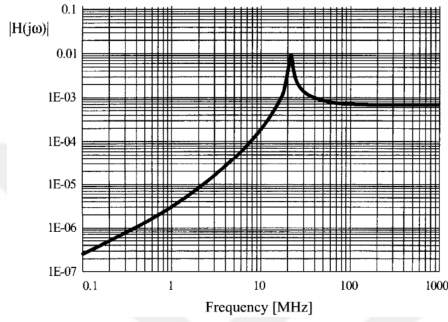
Bulunan çalışmaların ilkinde kolay montaj ve yeni sensör topolojileri denemek için Şekil 1.4a'da gösterilen tam dairesel olmayan parmak tipi (finger-type) tasarım denenmiştir. Fakat asimetrik alan dağılımı, kaçak kapasitansların artması ve ölçülmesi gereken kapasitansın azalması enkoderin performansını olumsuz etkilemiştir. Bu dezavantajlarla başa çıkabilmek için burada kullanılması uygun olmayan yük yükseltici (charge amplifier) yerine taşıyıcı frekans sistemi (carrier frequency system) ve [10]'da kullanılan tetikleme örüntüsü işlemleri kullanılmıştır. Şekil 1.4b'de kullanılan pasif rezonans devresidir. Giriş taşıyıcı sinyali  $U_1$  sürücü devresinin çıkış empedansını temsil eden  $R_i$ 'ye ve o da  $C_x$  kapasitörüne (coupling capacitor) bağlıdır. Burada kullanılan bir ucu toprakta  $C$  kapasitansı  $L$  indüktörü ile alıcı tarafında rezonator oluşturur ve elde edilen  $U_2$  sinyali rezonans frekansında " $Q$ " kalite faktörü  $Q \approx 1/R\sqrt{L/C}$  kadar yükseltilip alınan sinyalin SNR (Sinyal Gürültü Oranı)'ı artırılmış olmaktadır. Rezonator devresinin  $H(j\omega) = U_2/U_1$  transfer fonksiyonu bulunarak kazançta göre akort işlemi yapılmaktadır [11]. Şekil 1.4c'de akort edilerek rezonans frekansı bulunan bir uygulama grafiği gösterilmiştir. Her ne kadar burada rezonans devresinin merkez frekansının taşıyıcı frekansına akort edilmesi  $C$  kapasitansının değerinin değişimiyle olsada yüksek  $Q$  faktörü akort işlemi karmaşıktırarak zorlaştırmaktadır.



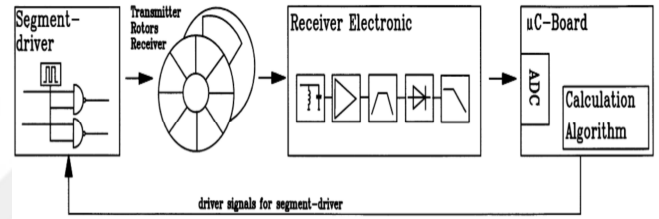
(a) Parmak tipi enkoder



(b) Transfer fonksiyonu için şematik diyagram



(c) Bir rezonans frekansı



(d) Yüksek frekans tetikleme devre şeması

**Şekil 1.4. Asimetrik enkoder ve devre şemaları [11, 12]**

İkinci çalışma da rezonans devre mantığı aynı olup enkoder şekli ve kullanılan sinyal işleme devresi güncellenmiştir. Şekil 1.4d'de görüldüğü gibi mikrodenetleyici elektrotlar arasında taşıyıcı sinyali anahtarlamak için bir segment sürücüsü kullanmaktadır. Alıcı elektrotta taşıyıcı sinyali bir yer değiştirme akımı olarak okunmakta olup giriş katı, rezonatör devresine verilir. Taşıyıcı frekansına akort edilen rezonatörden sonra yükselteç, bant geçiren filtre, doğrultucu devresi ve alçak geçiren filtre bölümleri bulunur. Son olarak elde edilen gerilim ADC'ye verilir. Burada da rotor açısı elde edilen sinyalin belirli bazı matematiksel işlemlerden geçirilmesinden sonra bulunur [12].

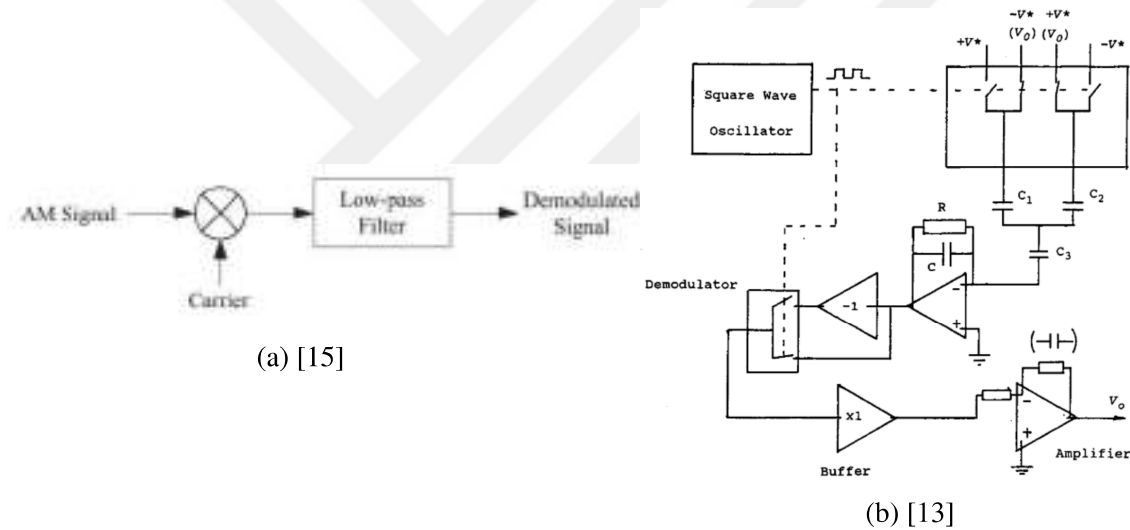
### 1.1.3. Düşük Frekanslı Sinyal İle Tetikleme

Bu bölümdeki çalışmalar kHz seviyesinde taşıyıcı sinyallerden oluştuğu için "düşük frekans" olarak adlandırılmıştır. Buradaki çalışmalar rotor açısını elde etmek için kullanılan devre ve sinyal işleme yapılarının benzerliğine göre üç gruba ayrılmış olup aşağıdaki gibidir:

- Senkron Demodülasyon (Synchronous Demodulation)

- Karesel Demodülasyon (Quadrature Demodulation)
- Zamansal Rendeleme (Time Grating)

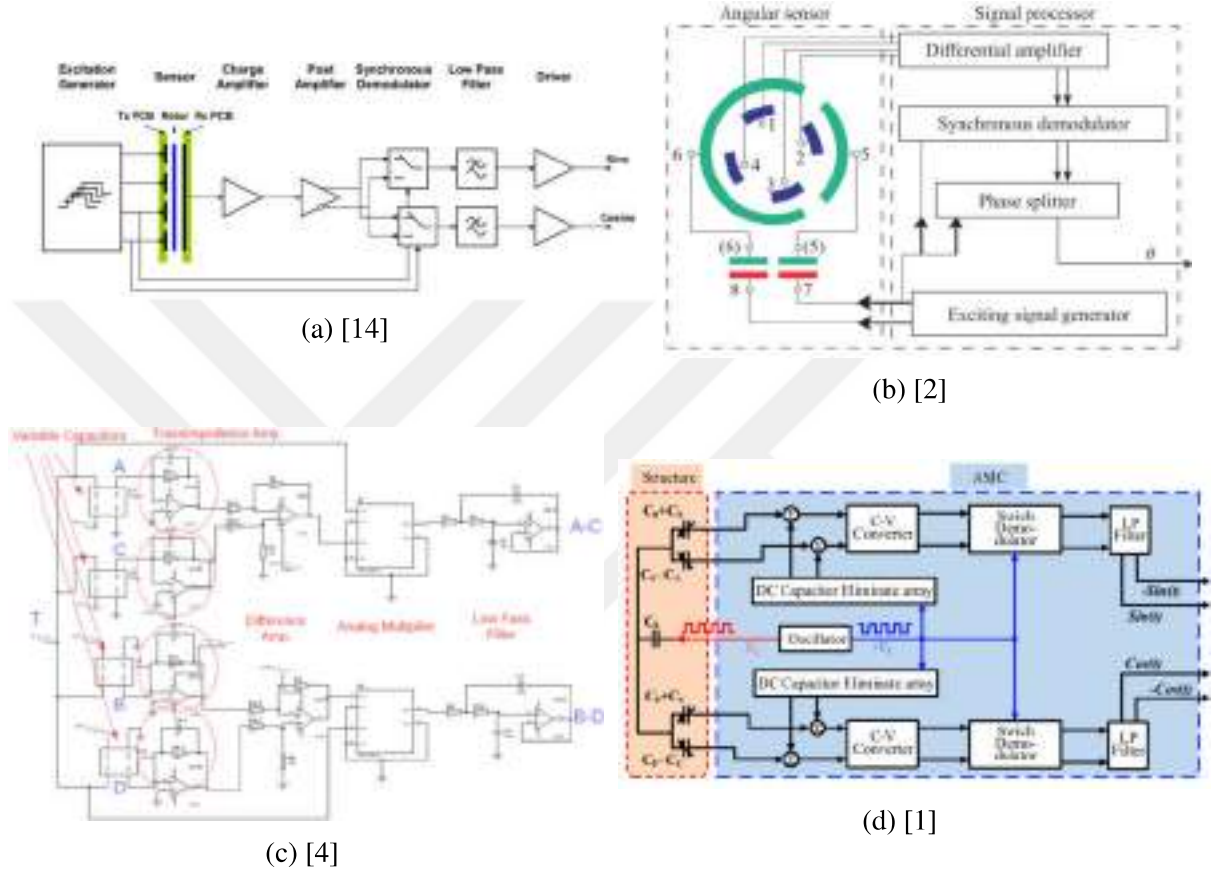
Düşük frekanslı sinyal ile tetikleme başlığı altındaki senkron demodülasyon kısmında [1, 2, 4, 13, 14] çalışmaları toplanmıştır. Bu yöntem Şekil 1.5a'daki genel şemada gösterildiği gibi sensör çıkışındaki AM (Genlik Modülasyonu) sinyali ile taşıyıcı sinyalin çarpılıp LPF (Alçak Geçiren Filtre)'den geçirilmesinden oluşur [15]. Senkron demodülasyon alt başlığı altındaki ilk çalışmada aralarında 180 derece faz farkı olan iki adet kare dalga taşıyıcı sinyaller olarak kullanılmıştır. Enkoder çıkışındaki sinyal Şekil 1.5b'deki yük yükselteci (charge amplifier) yardımıyla gerilime dönüştürülüp CMOS anahtarları yardımıyla demodülasyona uğratılmıştır [13]. Daha sonra yükselteçler yardımıyla dijital ortama geçirilmek üzere uyarlanmıştır.



**Şekil 1.5. Senkron demodülasyon genel şeması ve ilk çalışmalardan bir örnek**

[14] çalışmasında aralarında 90 derece faz farkı olan Şekil 1.6a'daki dört adet kare dalga, [2] çalışmasında aralarında 180 derece olan Şekil 1.6b'deki iki adet sinüs dalgası, [4] çalışmasında Şekil 1.6c'deki bir adet sinüs dalgası ve [1] çalışmasında ise Şekil 1.6d'deki bir adet kare dalga taşıyıcı sinyalleri olarak kullanılmıştır. Senkron demodülasyonun genel şemasını kullanan [14] çalışmasında alıcı elektrot tarafında toplanan yükler yük yükselteci yardımıyla gerilime dönüştürülür ve bir yükselteç yardımıyla bu sinyaller yükseltilir. Senkron demodülatör de 0-180 ve 90-270 faz dereceleri olan taşıyıcılarla senkron olan sinyaller demodülasyon işleminde kullanılır. Bu sinyaller alçak geçiren filtrelerden geçirilip açı bulmak için kullanılır. Kullanılan taşıyıcı sinyallere göre enkoderin sabit kapasitansını

yok etmek için fark alan yükselteç (differential amplifier) gerekir. Bu sabit kapasitansı yok etmek için [14]'de dört adet taşıyıcı sinyali kullanılmışken [2] ve [4]'da fark alan yükselteç kullanılmıştır. [1] 'de ASIC (Uygulamaya Yönelik Entegre Devre) teknolojisi kullanılarak yapılmıştır ve DC kapasitör eliminasyon ünitesi bulunup sabit kapasitansa göre anahtarlar ile kapasitans değeri seçilip 180 derece faz farklı bir sinyal kullanılarak elimine edilmektedir.

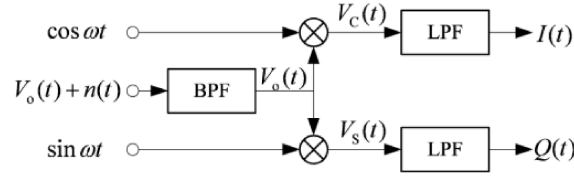


**Şekil 1.6. Senkron demodülasyon tekniği ile yapılan çalışmalar**

[2]'de elde edilen sinyaller faz bölücü (phase splitter) kısmında  $\theta$  hesaplanıp bir tur için 1024 darbe üretilmiştir. Bu ise darbe başına 0.35 derece demektir.

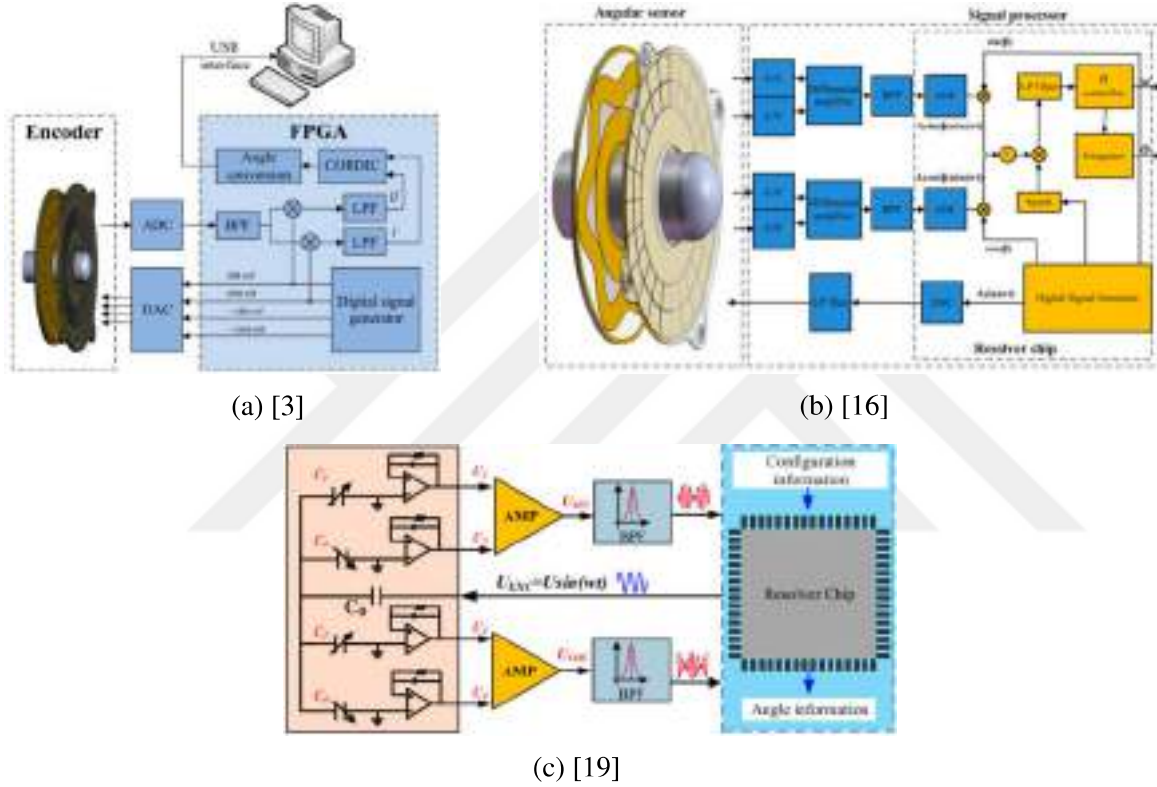
İkinci başlık olan karesel demodülasyon kısmında [3, 16–19] çalışmaları sıralanmıştır. Bu tekniğin genel şeması Şekil 1.7'da gösterildiği gibidir [3]. Sensör çıkışındaki modülasyonlu  $V_0$  sinyali taşıyıcı sinyali ile aynı frekansta cosinüs ve sinüs sinyalleri ile çarpılıp alçak geçiren filtreden geçirilir. Böylece birbirine ortogonal  $I(t)$  ve  $Q(t)$  sinyalleri elde edilir. Bu sinyaller kullanılarak arktanjanant fonksiyonu ile rotorun açısı bulunur. Bu başlık altında yapılan çalışmalarda kullanılan taşıyıcı sinyalleri [3]'de dört adet 90 derece faz farklı sinüs sinyalleri ve diğer dört çalışmada bir adet sinüs sinyali kullanılmıştır [16–19].

Yapılan çalışmalarda kapasitör çıkışındaki akım cinsinden sinyali gerilime dönüştür-



Şekil 1.7. Karesel demodülasyon genel şeması [3]

mek için yük yükseltici ya da diğer adıyla kapasitans-voltaj dönüştürücü (C-V Converter) ve sabit kapasitansı yok etmek için fark alan yükselteçler kullanılmıştır.

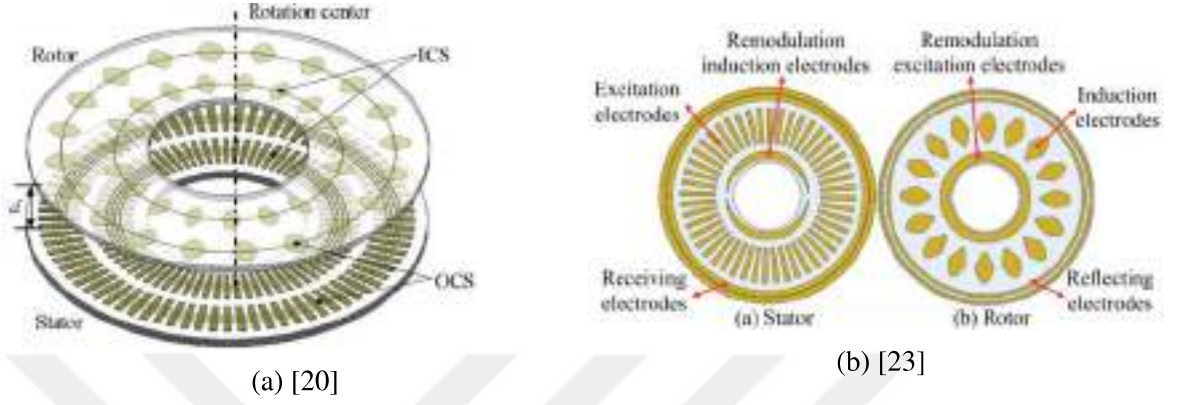


Şekil 1.8. Karesel demodülasyon tekniği ile yapılan çalışmalar [3, 16–19]

Tüm çalışmalarda ortak olarak sinyaller işlenmeden önce BPF (Bant Geçiren Filtre)'den geçirilip gürültü bastırılmaya çalışılmıştır. [3]'de yapılan karesel demodülasyon uygulaması FPGA (Alanda Programlanabilir Kapı Dizileri)'da diğer çalışmalar da ise AD2S-1210 resolver çipi kullanılmıştır. [3]'de açı hesaplaması için diğer uygulamalardan farklı olarak CORDIC algoritması kullanılmıştır. Diğer çalışmalar için ise resolver çipi bu görevi zaten yapmaktadır.

Düşük frekanslı sinyal ile tetikleme başlığının üçüncü kısmı olan zamansal rendeleme (time grating) altında [20–23] çalışmaları bulunmaktadır. [20] ve [23] çalışmalarında kullanılan kapasitif enkoder tipleri Şekil 1.9a ve Şekil 1.9b'deki mutlak (absolute) enkoderler

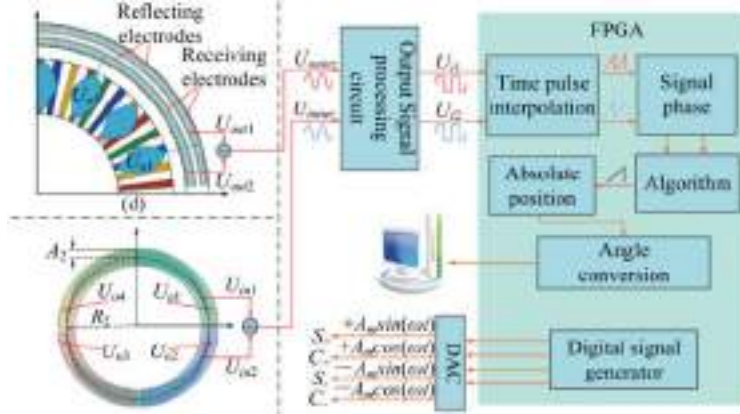
olup diğer çalışmalarda kullanılan enkoder mutlak enkoder tasarımları da bunlara benzerdir. Mutlak kapasitif enkoderler artımlı kapasitif enkoderlerin aksine rotorun hızının yanında gerçek açısını da ekstra bir kalibrasyon yapmadan aynı anda ölçebilirler. Artımlı enkoderlerde sabit bir sıfır noktası olmadığı için rotorun gerçek açısı kaybedilir [22].



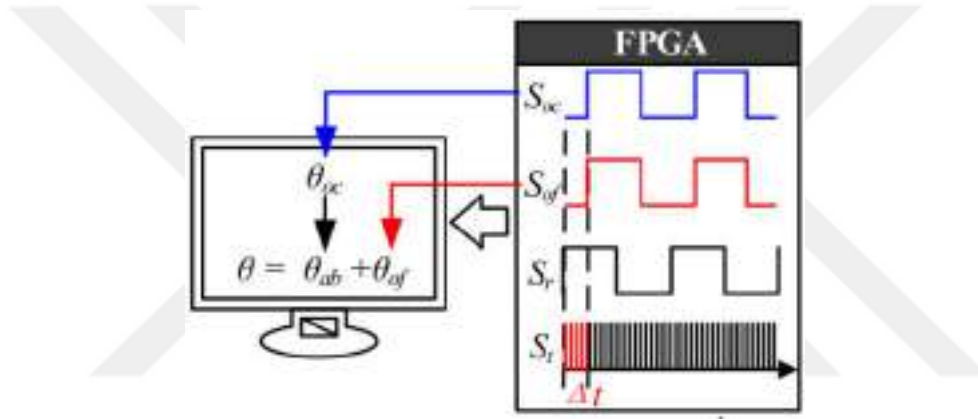
**Şekil 1.9. Zamansal rendeleme çalışmalarında kullanılan mutlak enkoderler**

Enkoder plakasının dış katmanı (elektrotları) artımlı enkoder mantığıyla çalışıp mutlak enkoderde yüksek hassasiyet için ince, birincil ölçüm (fine, primary measurement) sağlar. Enkoderin iç katmanı ise yine artımlı enkoder olarak çalışıp bu şekilde elde edilen sinyal ve birincil ölçüm sinyallerinin arasında 360 derece ölçüm aralığı için 0 ile  $2\pi$  arasında faz farkı vardır. İç katman ile kaba, yardımcı ölçüm (coarse, auxiliary measurement) kullanılarak mutlak periyot sayısı elde edilir. Bu iki sensörden (elektrot katmanlarından) elde edilen açı bilgilerinin bazı matematiksel ifadelerle birleştirilmesiyle kapasitif kumpasların ölçüm prensibine benzer bir şekilde mutlak açı ölçümü gerçekleştirilir. Tüm çalışmalarda enkoder üzerindeki iletim elektrotlarına verilen taşıyıcı sinyaller, aralarında 90 derece faz farkı olan dört adet sinüzoidal sinyallerdir [20–23]. Bu sinyaller FPGA ve DAC (Dijital-Analog Çevirici) harici birimi kullanılarak üretilmiştir. Alıcı elektrotları tarafından alınan sinyaller Şekil 1.10a 'daki çıkış sinyal işleme devresine girmektedir. Bu devre içerisinde yükseltmeye, filtrelemeye ve sıfır komparatörüne (zero-crossing comparator) maruz kalan sinüs dalgaları kare dalgalara dönüştürülür [20–23]. Kare dalgaya dönüştürülen sinyaller (iç ve dış katman için sinyal çıkışları) FPGA içerisinde taşıyıcı sinyalin frekansı ile aynı frekanstaki referans sinyali ile karşılaştırılır. Bu karşılaştırma elektrotların konumuna göre değişen iç ve dış katmandaki sinyallerin fazlarının referans sinyaline kıyası ile olur. Kıyas Şekil 1.10b'de gösterilen FPGA içinde çok yüksek frekansta bir sinyal ile diğer sinyallerin yükselen kenarlarının sayılması ile gerçekleştirilir. Böylece mutlak açı değeri hesaplanır ve işlenmek

üzere bilgisayara yollanır [22]. Diğer yöntemlere nazaran en yeni olan bu yöntem üzerine olan çalışmalar devam etmektedir.



(a) [23]

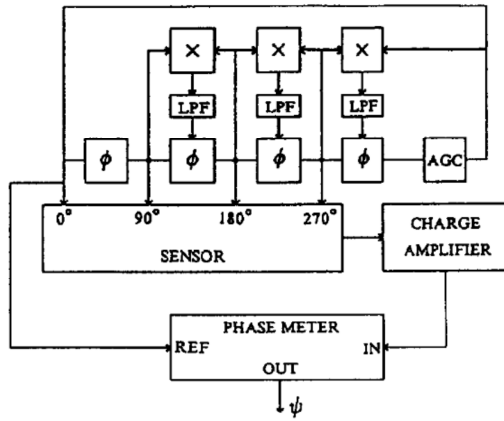


(b) [22]

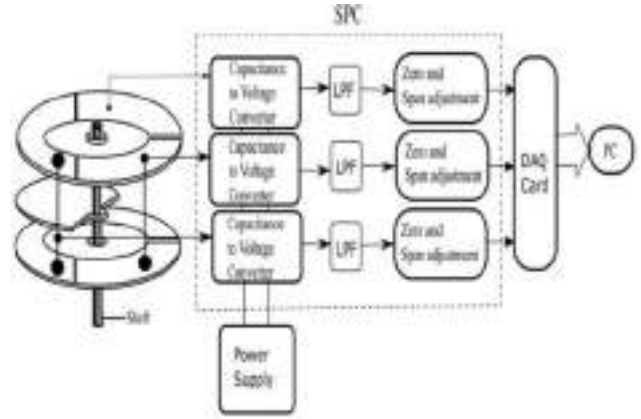
**Şekil 1.10. Zamansal rendeleme genel şeması ve zaman darbe enterpolasyonu**

Son olarak düşük frekans ile tetiklenen enkoderler başlığına uyup bunların alt gruplamasına uymayan üç çalışmadan bahsedilecektir. İlk çalışmada elektrotlara uygulanan taşıyıcı sinyaller dört adet sinüzoidal sinyal olup Şekil 1.11a'daki faz kaydırma ağı (phase-shifting network) sayesinde 90 derecelik faz farkları olacak şekilde üretilmiştir. Enkoder çıkışındaki sinyal yük yükseltici (charge amplifier) kullanılarak işlenmiş ardından elde edilen sinyal ile referans sinyal faz metre ile karşılaştırılıp kapasitans değerine oradan ise rotor açısına ulaşılmıştır [24]. Burada ölçüm hassasiyeti faz metrenin hassasiyeti ile sınırlıdır.

İkinci çalışmada elektrotlara uygulanan sinyal bir adet üçgen dalgadır. Bu çalışmadaki alıcı elektrot tasarımı üç ayrı parça olacak şekilde oluşturulmuştur. Üç alıcı elektrodun bağlı olduğu Şekil 1.11b'deki SPC (Sinyal İşleme Devresi) içerisinde üç sinyal işleme kanalı bulunmaktadır. Bu kanallar da fark alan, tam doğrultucu (precision rectifier), LPF (Alçak Geçiren Filtre) ile rotor açısına bağlı analog sinyaller oluşturulmuştur. Daha sonra



(a) Faz farkı ile kapasitans ölçüm devresi [24]



(b) Üç elektrotlu SPC sistemi [25]

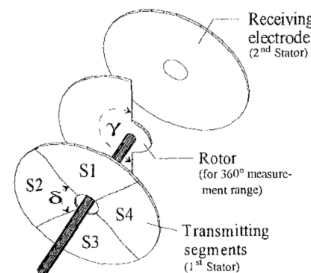
**Şekil 1.11. Düşük frekansta farklı çalışmalar**

bu sinyalin LABVIEW programında işlenmesinden önce 0-5V aralığına getirilmiştir ve bilgi toplama kartı (DAQ) ile dijital ortama geçirilip rotor açısı hesaplanmıştır [25].

Üçüncü çalışmada ise Şekil 1.12b'de gösterilen kapasitif enkoder yapısı kullanılmıştır. Enkoderdeki iletim elektrotlarının Şekil 1.12a'daki gibi belirli bir örüntüye bağlı olarak sinyal tetiklenmesiyle birlikte karşı tarafta yani alıcı elektrotta tetikleme örüntüsüne göre oluşan  $s$ ,  $\bar{s}$ ,  $c$ ,  $\bar{c}$  yüklerinin Yük Yükseltici (Charge Amplifier) yardımıyla gerilime dönüştürülmesi sağlanır. Elde edilen gerilim bir mikrodenetleyicinin ADC çevre birimiyle okunup rotorun konumuna göre değişen bazı matematiksel işlemlerden geçirilir ve açı bilgisine ulaşılır [10, 26].

Segment	S1	S2	S3	S4	Alınan Yük
Örüntü 1	$U_0$	$U_0$	0	0	$s$
Örüntü 2	0	0	$U_0$	$U_0$	$\bar{s}$
Örüntü 3	$U_0$	0	0	$U_0$	$c$
Örüntü 4	0	$U_0$	$U_0$	0	$\bar{c}$

(a) Tetikleme örüntüsü ve alınan yükler



(b) Ardışıl tetiklemeli enkoder [10]

**Şekil 1.12. Düşük frekansta farklı başka bir çalışma**

## 1.2. Tezin Amacı ve Önemi

Bu tez çalışmasının amacı kapasitif rotary enkoderler için analog anahtarlama tabanlı bir devre tasarlayıp, üretip, test etmektir. Sensörler ve daha dar dairede enkoderler üretilen sistemlerin kontrolünde olmazsa olmazlardandır. Bu yüzden bu alanda yapılan her çalışmanın ülke sanayisine ve dolayısıyla ekonomisine yapacağı katkı âşikardır.

Bu alanda yapılan diğer çalışmalarda kapasitif rotary enkoderlerin gelişimi için sürekli bir uğraş olup önemli bir avantaj sağlayabilecek olan analog anahtarlama yöntemi üzerine yoğunlaşmadığı fark edilmiştir. Analog anahtarlar her ne kadar bu çalışmada düşük frekansta çalışıp senkron demodülatör olarak kullanılsa da, ki böylece düşük frekanslı sinyal ile tetikleme başlığı altına girerler, bu anahtarlar yüksek frekanslarda da çalışabilirler ve düşük maliyetli olduklarından dolayı göz ardı edilmemesi gereken bir seçenektir. Diğer araştırmacıların çalışmalarında kullandıkları yöntemlerin genel anlamıyla daha pahalı ve işlem yükü olarak daha ağır oldukları görülmüştür. Böyle bir komponent ile bu problemlerin üstesinden büyük oranda gelinebilir. Dolayısıyla analog anahtarlar tasarlanacak devrede önemli bir temel olarak alınıp bu tez çalışmasının yapılması hedeflenmiştir. Aynı zamanda kapasitif sensörlerin en önemli parçalarından biri olup sıkça kullanılmasına rağmen diğer çalışmalarda göz ardı edildiği fark edilen analog ön-yüz (front-end) devresindeki frekans-direnç-kapasitör parametrelerinin optimizasyonu ile kazanç artımı hedeflenmiştir.

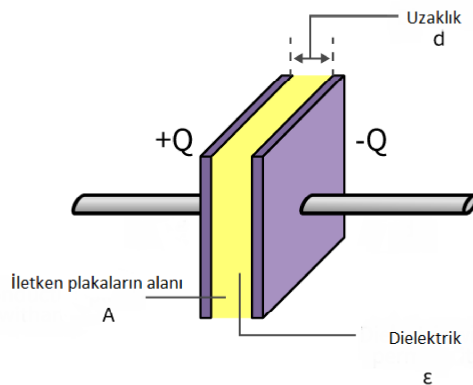
Böylece yukarıda bahsedilen bu eksikliklerin kapatılabilmesi için maliyeti 500 TL'den az hassasiyeti 0.5 dereceden daha iyi olan bir enkoder için simülasyon, üretim ve test aşamalarının gerçekleştirilmesi amaçlanmıştır.

## 2. YÖNTEMSEL ALTYAPI

Kapasitif rotary enkoderler için tasarlanan okuma devresi çalışmasının yönlemsel altyapısı bu bölümde anlatılacaktır. Kapasitif enkoderin mekanik ve sinyal işleme arka planları, analog devre tasarımı ve simülasyonları, sinyaller dijital ortama geçirildikten sonra mikrodenetleyici içerisinde uygulanan işlemler bu başlık boyunca açıklanacaktır.

### 2.1. Kapasitif Enkoder Teorik Altyapısı

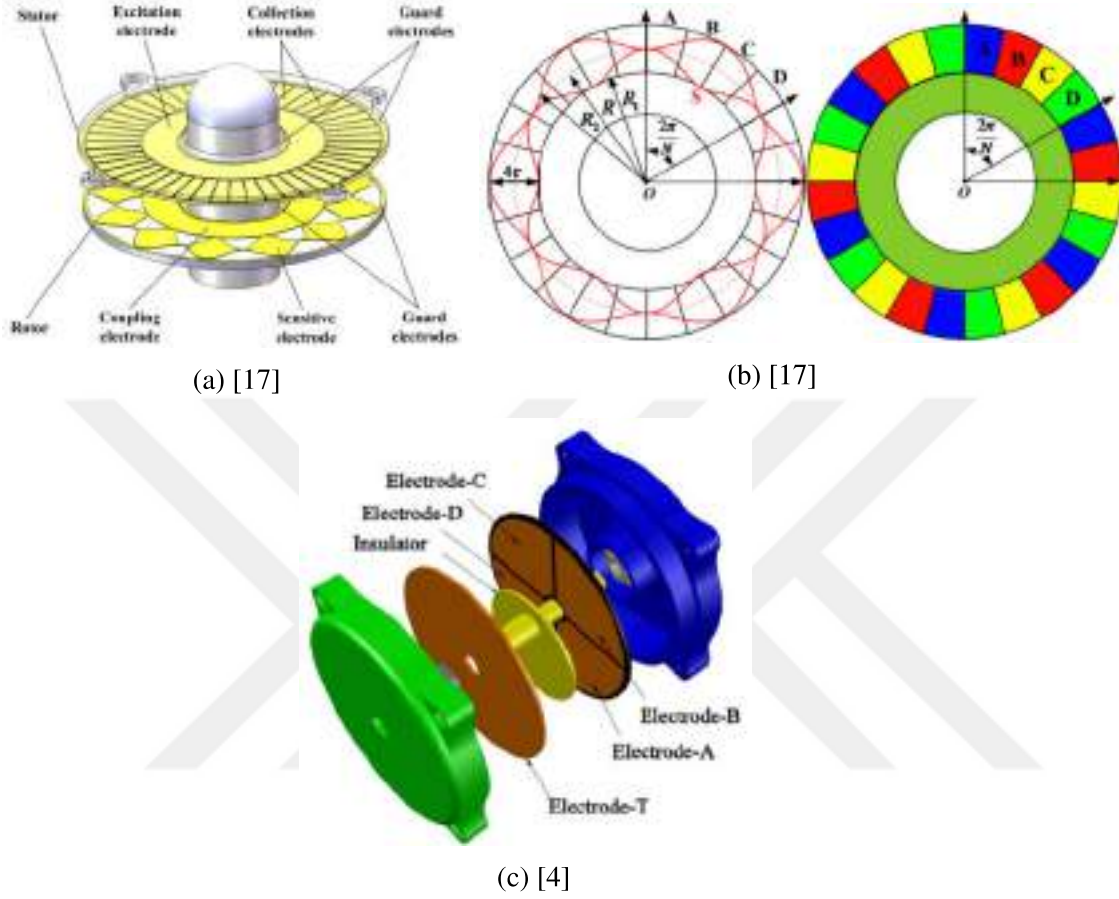
Bir kapasitör en basit haliyle Şekil 2.1'deki gibi iki paralel iletken plaka arasında bir yalıtkan madde olan komponenttir. Kapasitans değeri  $C = (\epsilon * A)/d$  formülü ile hesaplanmaktadır. Burada " $\epsilon$ " iletkenlerin arasındaki yalıtkanın dielektrik katsayısını, "A" iletkenlerin alanlarını, "d" ise iletkenler arasındaki uzaklığı temsil eder. Bu üç değişkenden herhangi birinin değiştirilmesi kapasitansın değişimine sebep olur. Yani bu üç değişkene bağlı kapasitans değişimi, kapasitans değerinin ölçülmesi şartıyla, kapasitif sensörü oluşturur. Kapasitif enkoderlerde kapasitans değişimi elektrotların tasarımına bağlı olarak iletkenlerin geniş alanlarının değişimi [17] veya araya konan dielektriksel malzemenin eksantrik dönmesiyle [4] elde edilmektedir.



Şekil 2.1. Paralel plaka kapasitör [27]

Şekil 2.2a, 2.2b ve Şekil 2.2c'de kapasitif rotary enkoderlerde kapasitans değişimi

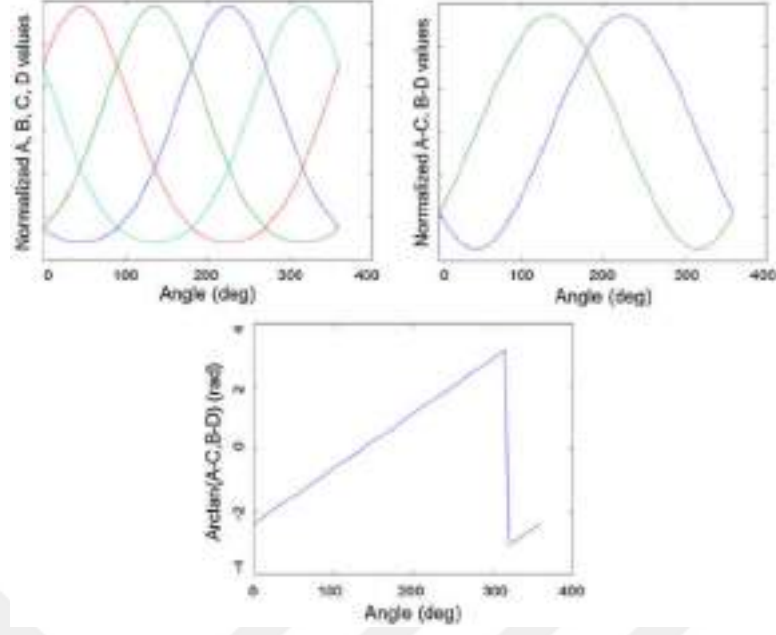
için genel olarak kullanılan mekanik yapılar gösterilmiştir. Şekil 2.2a, 2.2b’de kesişen elektrot alanlarının değişimiyle kapasitans değişimi oluşturulurken, Şekil 2.2c’de elektrotların arasındaki dielektriksel madde değişimiyle kapasitans değişimi elde edilir.



Şekil 2.2. Kapasitif enkoder mekanik yapısı örnekleri

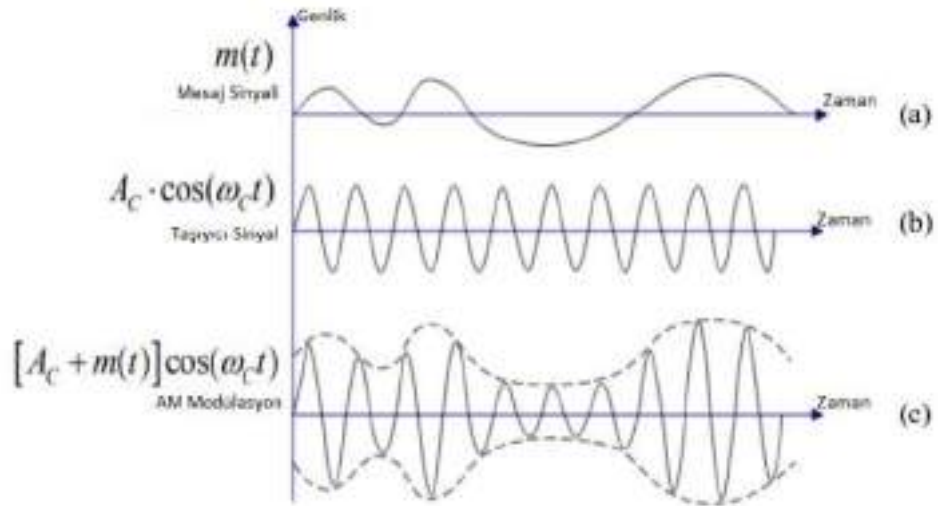
Her iki tasarımda da ([17] ve [4] ) A, B, C, D şeklinde dört adet kapasitör oluşturulmuştur. Bu kapasitörlerin kapasitans değerleri dielektriksel katsayısı farklı olan maddenin araya girmesiyle veya elektrot alanlarının örtüşme oranına göre değişir. A kapasitörünün değeri artarken C kapasitörünün değeri düşmekte ve aynı durum B, D kapasitörleri için de gerçekleşmektedir. Şekil 2.3’de görüldüğü üzere A, C ve B, D kapasitörleri değerleri arasında 180 derece faz farkı varken A-C ile B-D kapasitansları arasında 90 derece faz farkı vardır. Bu iki sinüzoidal sinyalin arktanjanantı alınarak rotorun konumu ve konumun değişim hızı ile de rotor dönüş hızı bulunmaktadır. Şekil 2.3’de elde edilen sinyaller simülasyon ortamında modellenerek elde edilmiştir [4]. Arktanjanant fonksiyonun 360 derece dönüş için sonucunun lineer olması, sensör lineerliğini ölçmek için büyük bir kolaylık getirmektedir.

Kapasitif sensörlerde kapasitans değişim değerlerinin işlenmesi için kullanılan tek-



Şekil 2.3. Elektrotlar için kapasitans değişimleri ve arkatanjant [4]

niklerden birinin adı genlik modülasyonudur (Amplitude Modulation) [2, 4, 17]. Kapasitif sensörün kapasitansındaki değişime bilgi sinyali, kapasitif sensör girişine verilen yüksek frekanslı sinyale ise taşıyıcı sinyal denir. Modülasyon ise sensör çıkışında taşıyıcı sinyalin bilgi sinyaline göre yeniden şekillenmiş olmasıdır [28]. Şekil 2.4'te sıralı olarak bu olayın bir örneği gösterilmiştir.

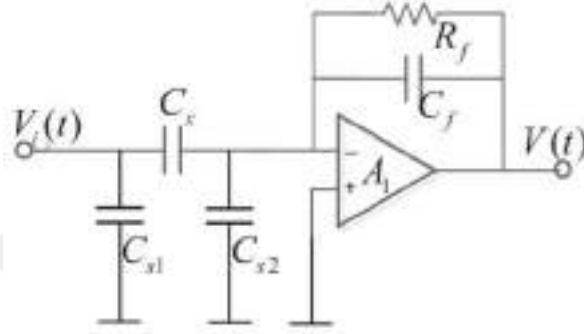


Şekil 2.4. Bilgi sinyali (a) Taşıyıcı sinyal (b) AM modülasyonu (c) [28]

Kapasitif sensörlerin çıkışı denklem 2.1'de gösterildiği gibi akım cinsindedir. Kapasitörden akım cinsinden çıkan bu AM (Genlik Modülasyonu) sinyalinin kullanılabilmesi için gerilim formuna dönüştürülmesi gerekir. Bu işlem için Şekil 2.5'deki transempedans

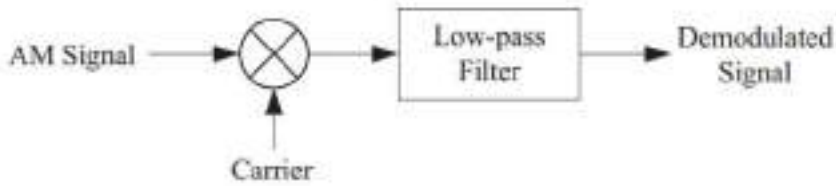
yükselteç kullanılır [29]. Elde edilen gerilim cinsinden genlik modülasyonu, bilgi sinyalinin tekrar elde edilebilmesi için demodülasyon işlemine tabi tutulur. Demodülasyon analog ve dijital olarak gerçekleştirilebilir.

$$I_{C_x} = C \frac{dV_{tetikleme}}{dt} \quad (2.1)$$



Şekil 2.5. Transempedans yükselteç [30]

Bu çalışmada demodülasyon yöntemlerinden analog senkron demodülasyon kullanılmıştır. Şekil 2.6’da genel şeması verilen bu yöntemde bilgi sinyalinin yani kapasitans değişimi bilgisinin yeniden elde edilmesi için yüksek frekanslı taşıyıcı sinyal ile transempedans yükselteç çıkışındaki AM (Genlik Modülasyonu) sinyali çarpılır. Daha sonra bilgi sinyalinin frekansına uygun bir LPF (Alçak Geçiren Filtre)’den geçirilip bilgi (mesaj) sinyali elde edilir [15].



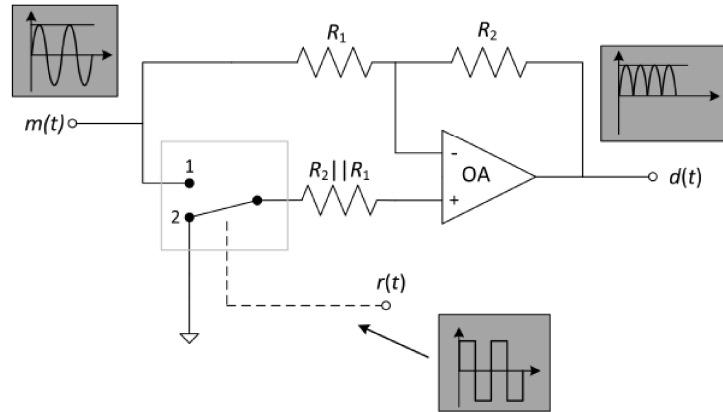
Şekil 2.6. Senkron demodülasyon [15]

Elde edilen sinyallerin matematiksel gösterimi 2.2’deki gibidir. AM (Genlik Modülasyonu) sinyali ( $[m(t) \cdot A_c \cdot \cos(2\pi \cdot f \cdot c \cdot t)]$ ) ile taşıyıcı sinyal ( $\cos(2\pi \cdot f \cdot c \cdot t + \theta)$  ” $\theta$ ” kadar faz farklı) demodülasyon için çarpılmıştır. Demodülasyon sonucunda iki adet sinyal oluşmuştur. Bunlardan biri temel banda (base band) diğeri ise taşıyıcı sinyal frekansının iki katındaki frekansa yerleşmiştir. Uygun bir LPF (Alçak Geçiren Filtre) ile taşıyıcının iki katındaki sinyal bastırılıp genliği ölçeklenmiş  $\frac{1}{2} \cdot m(t) \cdot A_c \cdot \cos(\theta)$  temel banttaki bilgi sinyali

elde edilmektedir. Burada modülasyon ve demodülasyonda kullanılan taşıyıcı sinyallerin arasındaki faz farkı kosinüs çarpanı olarak bilgi sinyaline eklenmiştir. Faz farkının 90 ve 270 derece olması durumunda bilgi sinyali sıfıra giderken 0 derecenin üstündeki fazlarda ise genliği küçültme cinsinden bir etkide bulunacaktır.

$$\begin{aligned}
 &= [m(t) \cdot A_c \cdot \cos(2\pi \cdot f \cdot c \cdot t)] \cdot \cos(2\pi \cdot f \cdot c \cdot t + \theta) \\
 &= m(t) \cdot A_c \cdot \frac{1}{2} \cdot [\cos(4\pi \cdot f \cdot c \cdot t + \theta) + \cos(\theta)] \\
 &= \frac{1}{2} \cdot m(t) \cdot A_c \cdot \cos(4\pi \cdot f \cdot c \cdot t + \theta) + \frac{1}{2} \cdot m(t) \cdot A_c \cdot \cos(\theta)
 \end{aligned} \tag{2.2}$$

Senkron demodülasyon için analog çarpıcı [31] veya analog anahtarlar (analog switch) [32] kullanılabilir. Anahtarlamalı yöntem de anahtarın sadece kapalı ve açık durumu olduğu için bu kare dalga ile işlem yapmak gibidir. Bu çalışmada Şekil 2.7'deki anahtarlamalı senkron demodülasyon yöntemi kullanılmıştır. Bu sayede analog çarpıcılara göre daha ucuz ve daha yüksek frekansta çalışabilen bir çözüm uygulanmıştır. Analog anahtarlar ile taşıyıcı sinyaller yüksek frekansta kullanılabilir ve kare dalga harmonikleri bilgi sinyalinden frekans olarak uzaklaştırılmış ve böylece çıkış sinyali öncesindeki LPF (Alçak Geçiren Filtre)'nin yükü azaltılmıştır.

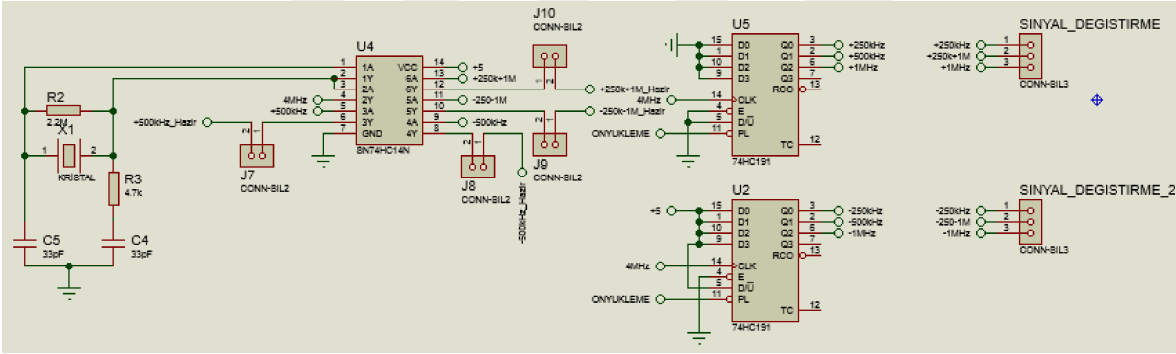


Şekil 2.7. Anahtarlamalı senkron demodülasyon [32]

Böylece analog devre tasarımında kullanılması gereken devre konfigürasyonlarına karar verilmiştir. Bunlar taşıyıcı sinyal üretme birimi, transepedans yükselteç, senkron analog demodülatör ve alçak geçiren filtredir.

## 2.2. Analog Devre Tasarımı ve Simülasyonlar

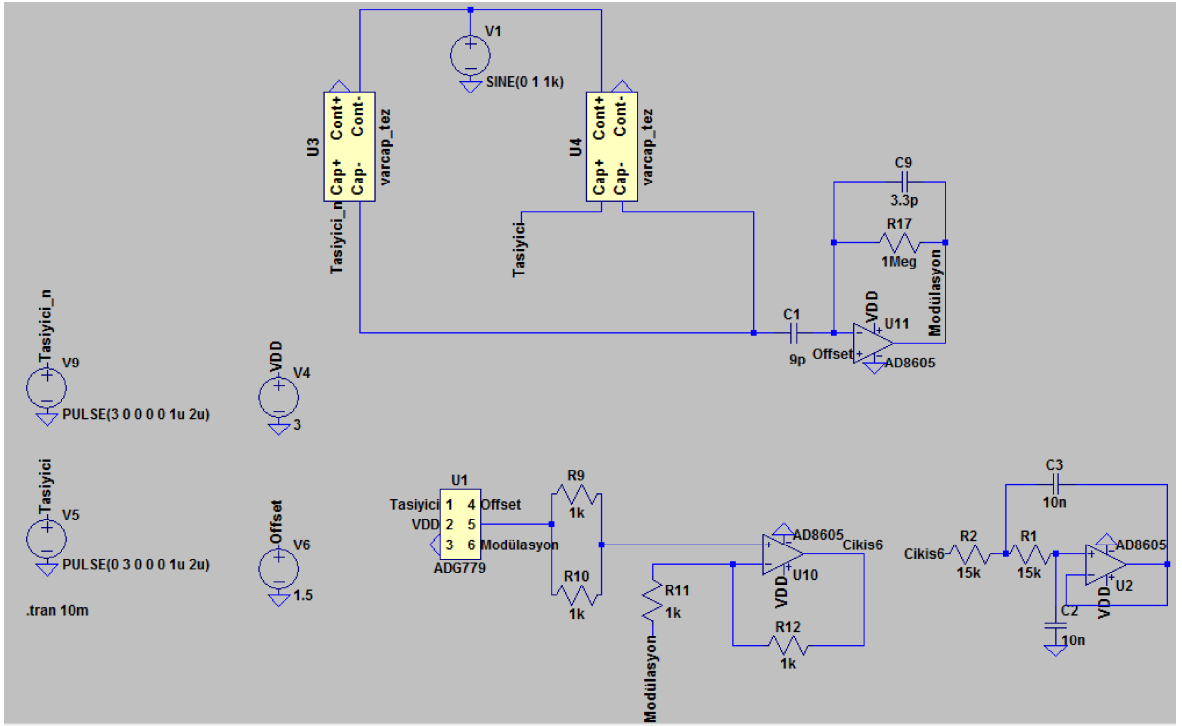
Analog devre tasarımı bölümü genel anlamıyla taşıyıcı sinyal üretme birimi, trans-empedans yükselteç, senkron analog demodülatör ve alçak geçiren filtre parçalarından oluşmaktadır. Tasarlanan devrenin hem senkron çalışabilmesi için hem de modülasyon ve demodülasyon işlemlerinin uygulanabilmesi için kare dalga üretilmiş ve istenen frekansa göre ayarlanmıştır. Kare dalganın üretilmesi için Şekil 2.8'deki gibi 4 MHz'lik kristal kullanılmıştır. Elde edilen bu 4 MHz'lik kare dalga 250 kHz (iki adet 180 derece faz farklı) ve 500 kHz (iki adet 180 derece faz farklı) olacak şekilde iki adet 74HC191 ayarlanabilir senkron 4 bit binary aşağı yukarı sayıcı kullanılarak üretilmiştir. Senkron sayıcıların önceden ayarlama (preset) pinlerine istenen değerler verilmiş ve aynı frekanstaki taşıyıcılar arasında 180 derecelik faz farkı elde edilmiştir. Daha sonra taşıyıcı sinyalleri izolasyon için değil (not) kaplarından geçirilmiştir. Böylece taşıyıcı sinyaller tasarımsal olarak kullanıma hazır hale gelmiştir.



Şekil 2.8. Kare dalga üretimi ve düzenlenmesi

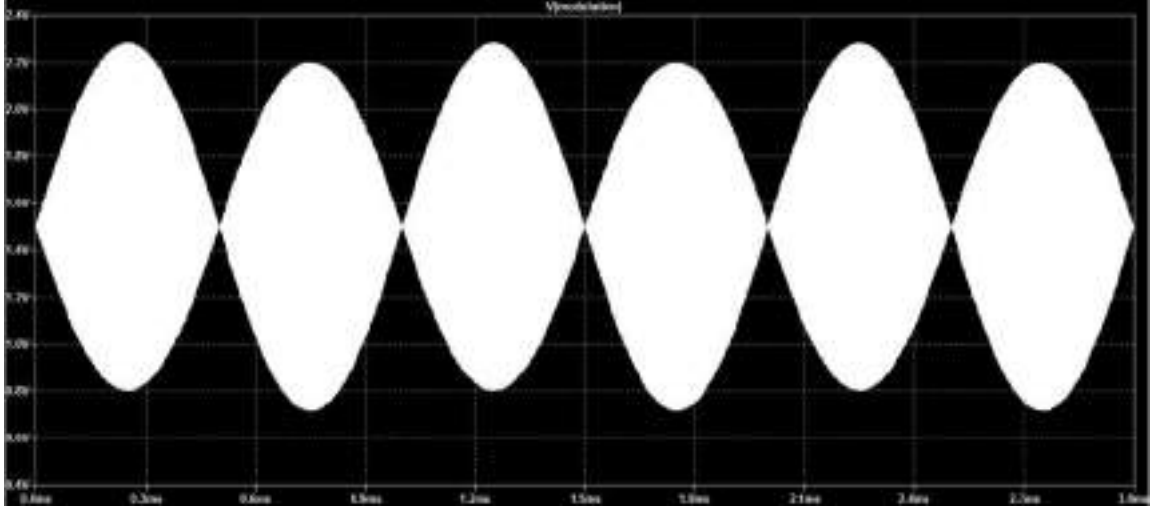
Kapasitif sensörden çıkan akım cinsinden sinyali gerilime dönüştürüp yükseltmek için AD8605 opampı kullanılarak transempedans yükselteç tasarlanmıştır. Bu opamp devrenin istenen çalışma frekansına, gerilimine (tek beslemeli (single supply)) göre seçilmiştir. Buradaki kapasitör ve direnç değerlerinin seçiminde alınan ölçütler 3.3. bölümde anlatılmıştır. Transempedans yükselteç ile gerilime dönüştürülen modülasyon sinyaline demodülasyon için ADG779 analog anahtarı (switch) kullanılarak senkron anahtarlama demodülasyonu yapılmıştır. Bilgi sinyalinin yeniden eldesi için Şekil 2.9'de gösterilen ve kesim frekansı 1 kHz olan bir LPF (Alçak Geçiren Filtre) tasarlanmıştır. Kapasitif enkoderin kapasitans değerleri matematiksel olarak hesaplanmış ve simülasyonlar bu değere göre yapılmıştır.

Transempedans yükselteç çıkışı, analog anahtarlama senkron demodülatör çıkışı ve

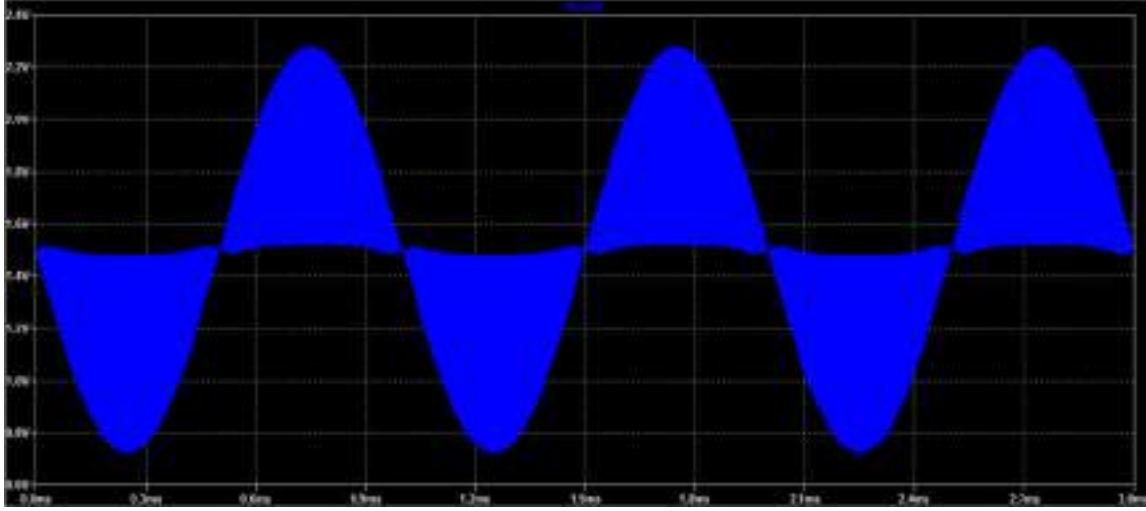


Şekil 2.9. Transempedans yükselteç, anahtarlamalı senkron demodülatör ve LPF

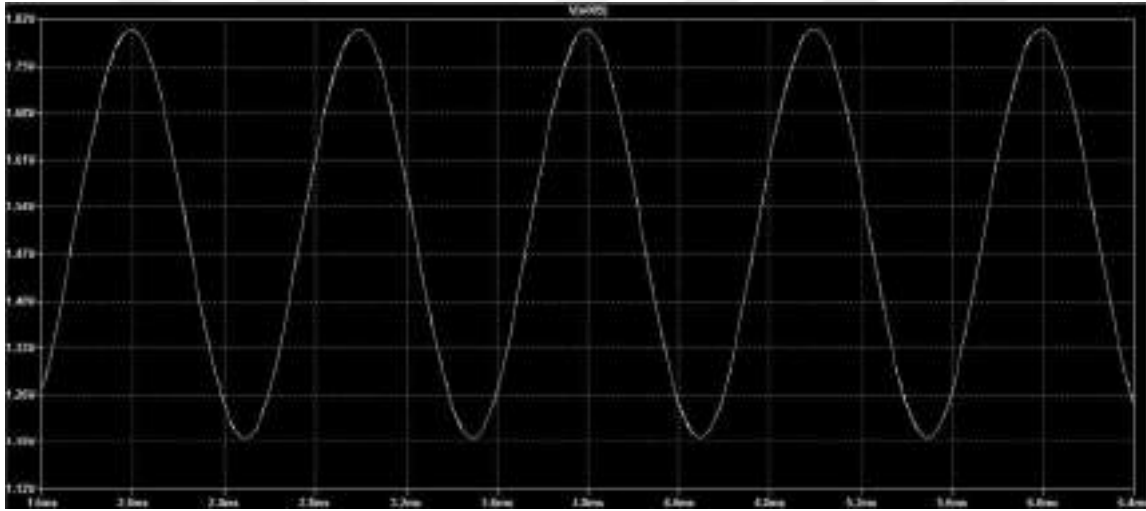
alçak geçiren filtre çıkışı sırasıyla Şekil 2.10, 2.11 ve 2.12’de gösterildiği gibidir.



Şekil 2.10. Transempedans yükselteç çıkışı



Şekil 2.11. Anahtarlama senkron demodülatör çıkışı



Şekil 2.12. LPF (alçak geçiren filtre) çıkışı

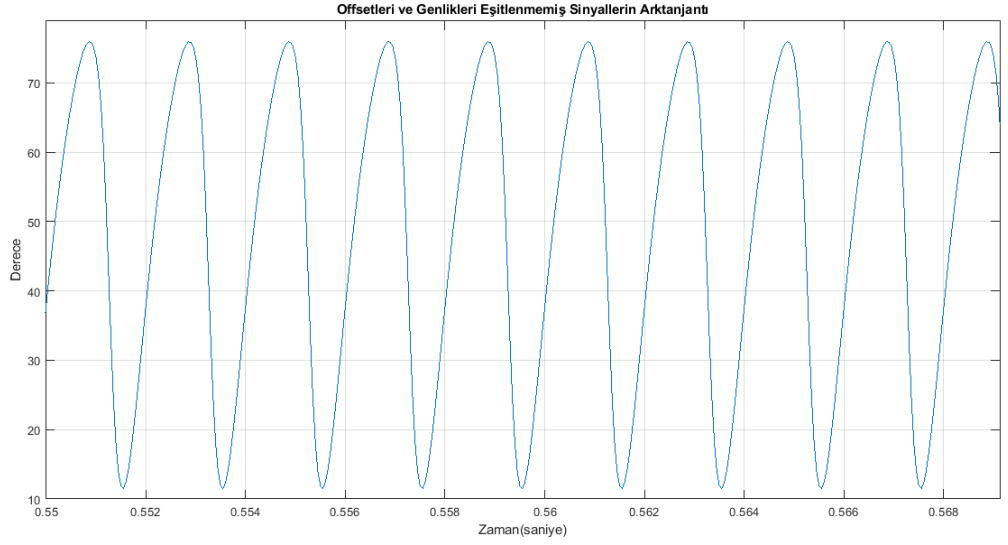
Bu şekilde devre tasarım kısmı şematik ve simülasyon olarak tamamlanmıştır.

### 2.3. Mikrodenetleyici Tabanlı İşlemler

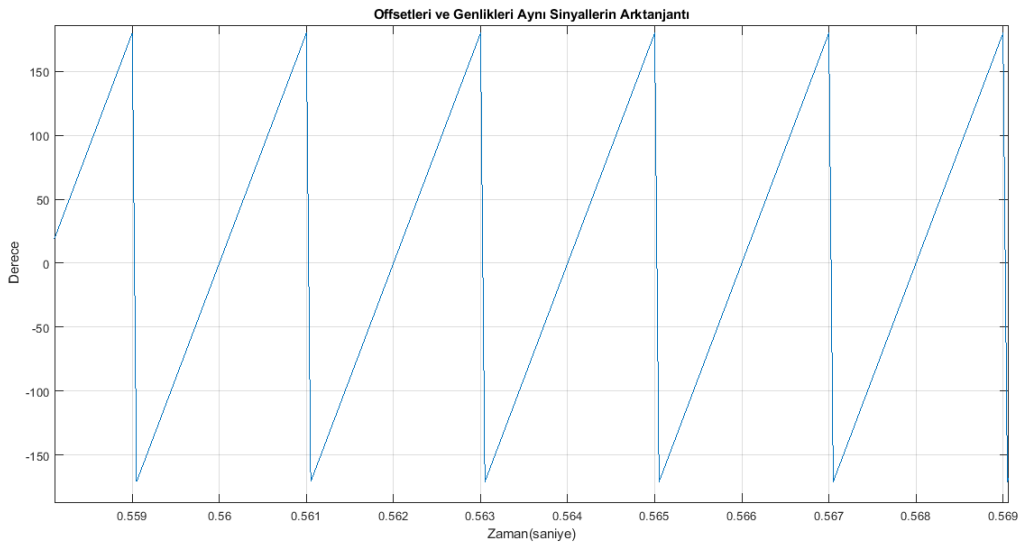
Bu bölümde analog olarak işlenen sinyallerin son aşamada dijital ortama geçirilmesi ve işlenmesi anlatılacaktır. Analog devreden çıkan sinüs ve kosinüs sinyalleri ADC (Analog to Digital Converter) ile dijital ortama geçirilip rotor açısının bulunmasında kullanılacaktır. Rotor açısının bulunabilmesi için okunan bu sinyallerin genliklerinin eşitlenmesi ve offsetlerinin alınması gerekmektedir. Daha sonra arkatanjant işleminin uygulanması ile açı değerine ulaşılır.

### 2.3.1. Genlik Eşitleme ve Offset Eliminasyonu

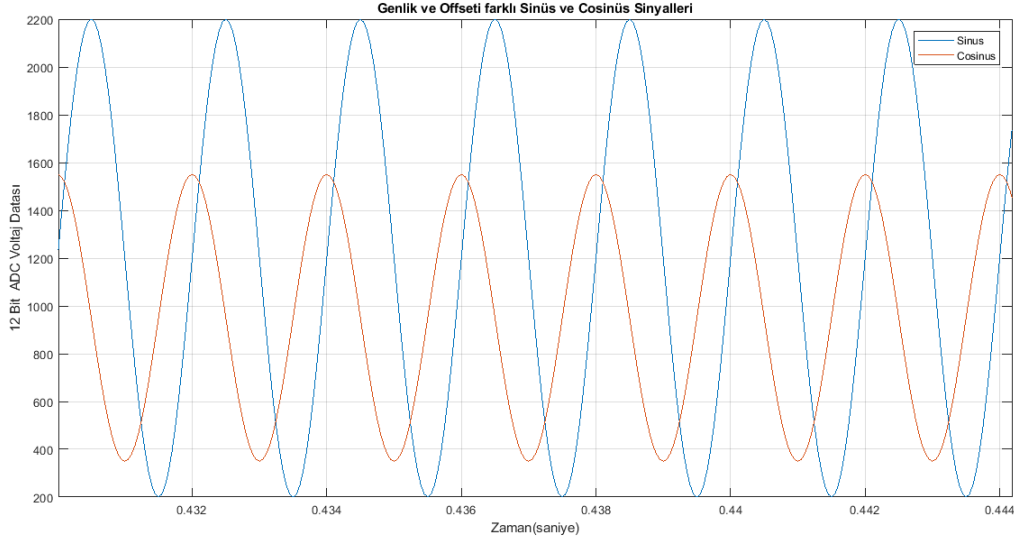
ADC (Analog to Digital Converter) çevre birimiyle okunan sinüs ve kosinüs sinyalleri doğru rotor açısı hesaplanması için öncelikle genlik eşitlemeye daha sonra ise offset alma işlemlerine maruz bırakılmıştır. Genlik ve offsetin eşit olmadığı durumda hesaplanan açı değeri Şekil 2.13 gibiyken, genlik ve offsetin eşit olduğu durumda hesaplanan açı değeri Şekil 2.14'deki gibidir.



Şekil 2.13. Genlikleri ve offsetleri farklı sinyaller

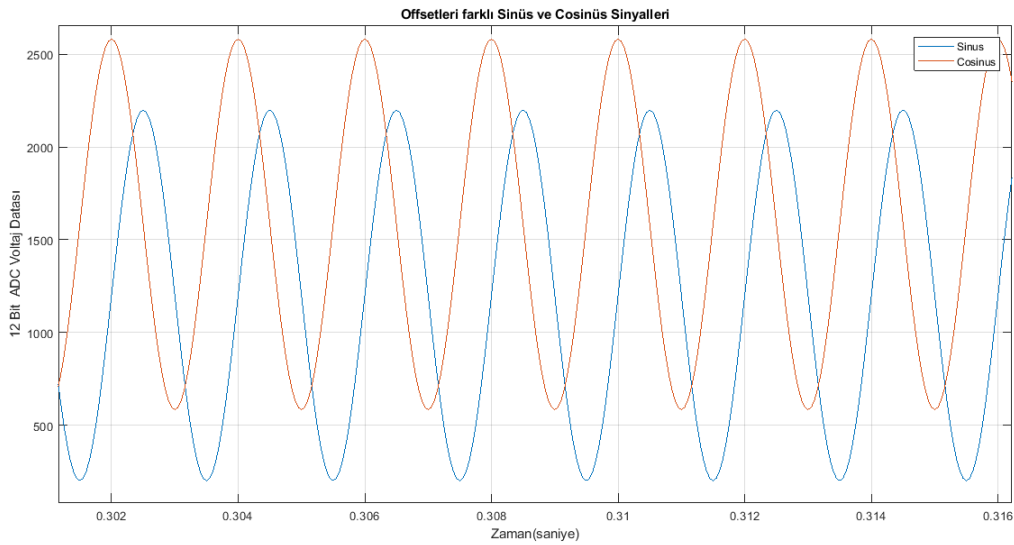


Şekil 2.14. Genlikleri ve offsetleri farklı sinyaller



**Şekil 2.15. Genlikleri ve offsetleri farklı sinyaller**

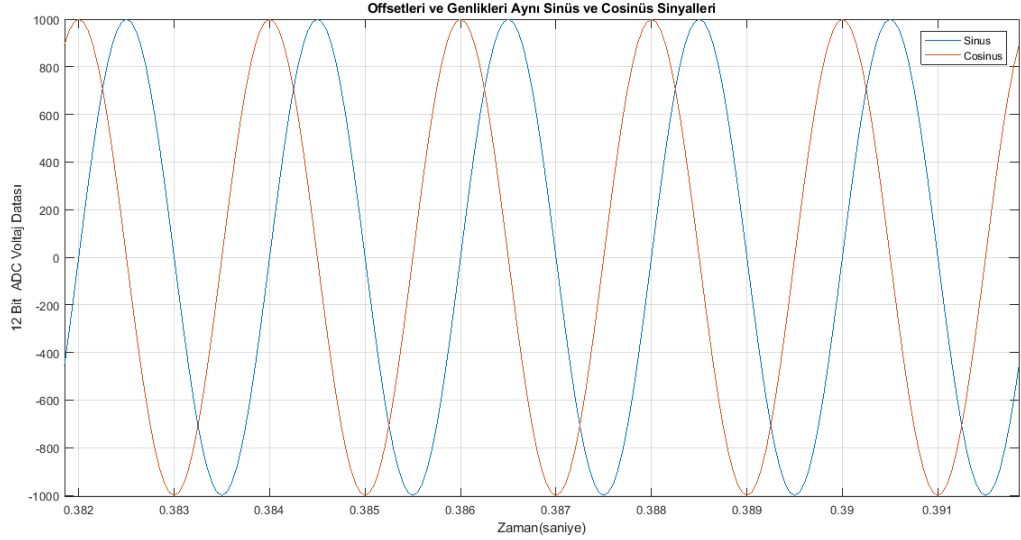
Şekil 2.15’de genlikleri ve offsetleri farklı sinüs ve kosinüs sinyalleri modellenmiştir. Öncelikle elde edilen bu sinyallerin genlikleri her sinyalin maksimum ve minimum değer farkları (V<sub>peak to peak</sub>) alınarak birbirlerine olan oranlarına göre sabit bir katsayı ile Şekil 2.16’deki gibi eşitleme sağlanmıştır.



**Şekil 2.16. Genlikleri eşitlenmiş offsetleri farklı sinyaller**

Daha sonra sinyallerin ortalama değerleri bulunmuş ve bütün sinyallerden çıkarılmıştır. Böylece Şekil 2.17’deki gibi offsetler de eşitlemiştir.

Arkatanjant hesapları için düzenlenen sinyaller bu şekilde hazır hale getirilmiştir.



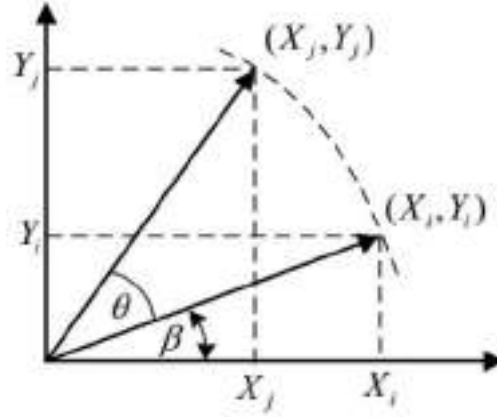
Şekil 2.17. Genlikleri ve offsetleri eşitlenmiş sinyaller

### 2.3.2. CORDIC Algoritması

Arktanjanant fonksiyonu güç sistemlerinde, AC devrelerdeki analizlerde, enkoderlerde açı ve hız hesabında sistemlerin izlenmesi ve kontrolü için vazgeçilmez bir parçadır. Bu tür kontrol uygulamaları çoğunlukla mikrodenetleyicilerde yapılmaktadır fakat mikrodenetleyicilerin işlem gücü kapasiteleri kısıtlıdır. Arktanjanant fonksiyonu bir mikro denetleyici içerisinde seri açılımı yöntemi ile hesaplanmaya çalışılırsa hem çok fazla cpu (central processing unit) gücü gerekir hem de uzun zaman harcar. Ayrıca seri açılımı yönteminde hassasiyetin artması için daha fazla terim gerekir ve bu işlem yoğunluğunu daha da artırır. Fakat look up tablolar ve CORDIC algoritması kullanılarak bu işlemler hem daha hızlı hem de sadece bit kaydırma, toplama ve çıkarma gibi basit işlemlerle yapılabilmektedir [33]. Bu işlemler ise ortalama bir mikro denetleyicinin bile yapabileceği bir işittir. Bu çalışmada rotor açısı ve hız hesabı için CORDIC algoritması kullanılmış ve bu işlemler ARM çekirdeğini kullanan bir mikro denetleyicide gerçekleştirilmiştir.

CORDIC algoritması Şekil 2.18’de gösterildiği gibi  $(X_i, Y_i)$  vektörünün  $\theta$  açısı kadar döndürülmesi prensibine dayanır [33]. Döndürme işlemi denklem 2.3’deki gibi temsil edilmiştir.

$$\begin{aligned} X_j &= R \cos(\theta + \beta) = X_i \cos(\theta) - Y_i \sin(\theta) \\ Y_j &= R \sin(\theta + \beta) = X_i \sin(\theta) + Y_i \cos(\theta) \end{aligned} \quad (2.3)$$



Şekil 2.18. CORDIC algoritması şematik diyagramı [33]

Eğer denklem yeniden düzenlenirse:

$$\begin{aligned} X_j &= \cos(\theta)[X_i - Y_i \tan(\theta)] \\ Y_j &= \cos(\theta)[X_i \tan(\theta) + Y_i] \end{aligned} \quad (2.4)$$

Dönüş açıları  $\theta_n = \delta_n \arctan(2^{-n})$  şeklinde yazılınca ( $\delta_n$  her eleman için dönüş yönünü belirler) tanjant ile çarpma terimi basit bir bit kaydırma işlemine dönüştürülmüş olur. Herhangi bir açı hesabı için denklemler denklem 2.5'deki iteratif hale getirilmiştir.

$$\begin{aligned} X_{n+1} &= \cos \theta_n [X_n - \delta_n 2^{-n} Y_n] \\ Y_{n+1} &= \cos \theta_n [\delta_n 2^{-n} X_n + Y_n] \end{aligned} \quad (2.5)$$

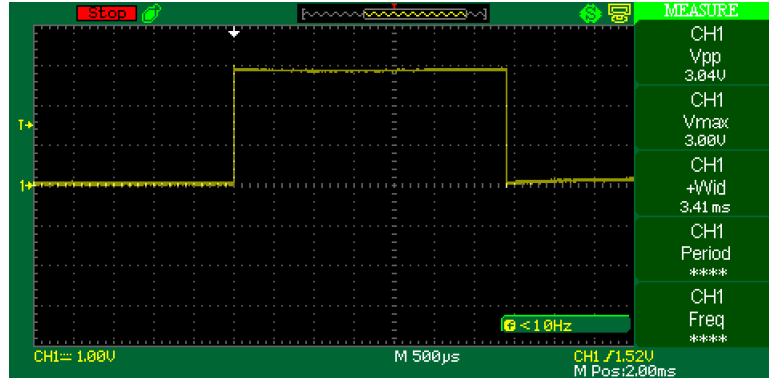
İterasyon sayısı sonsuza giderken  $\cos \theta$  terimi sabitleşip ve yaklaşık 0.607253 olmaktadır. Bu yüzden son iteratif ifade olarak denklem 2.6 kullanılmıştır.

$$\begin{aligned} X_{n+1} &= X_n - \delta_n 2^{-n} Y_n \\ Y_{n+1} &= \delta_n 2^{-n} X_n + Y_n \\ Z_{n+1} &= Z_n - \delta_n \theta_n \end{aligned} \quad (2.6)$$

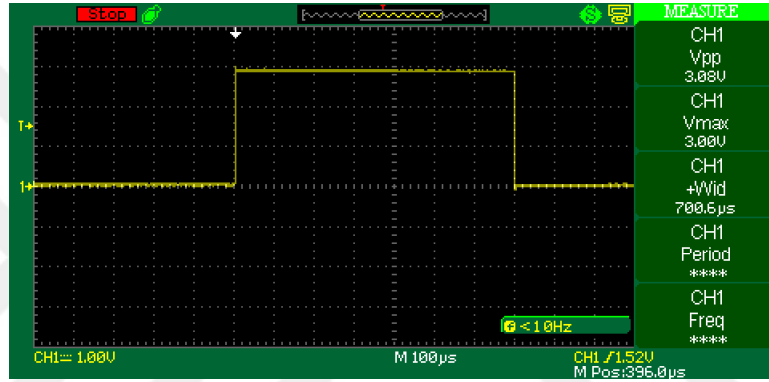
$\delta_n$  dönüş yönüne göre  $\pm 1$  alırken  $Z_n$  ifadesi her iterasyonda yapılan açığı tutup toplamaktadır.  $Y_n$  ifadesi pozitifken  $\delta_n -1$ , negatifken  $+1$  değerini almaktadır.  $Y_n$  ifadesi 0 olduğunda algoritma sonlanmakta ve  $Z_n$  içerisinde tutulan sayı  $\arctan(\frac{Y_0}{X_0})$  olmaktadır [33].

Mikrodenetleyicide uygulama sonuçlarına göre math.h kütüphanesindeki virgülden sonraki hassasiyeti çok daha fazla olan atan2 fonksiyonu ile kıyaslandığında CORDIC algoritmasının radyan cinsinden  $10^{-6}$ 'lık bir hassasiyette bir sonuç için 32 ayrı hesaplamadan oluşan işlemleri Şekil 2.19'de gösterildiği gibi yaklaşık 9 kat daha hızlı yaptığı gözlem-

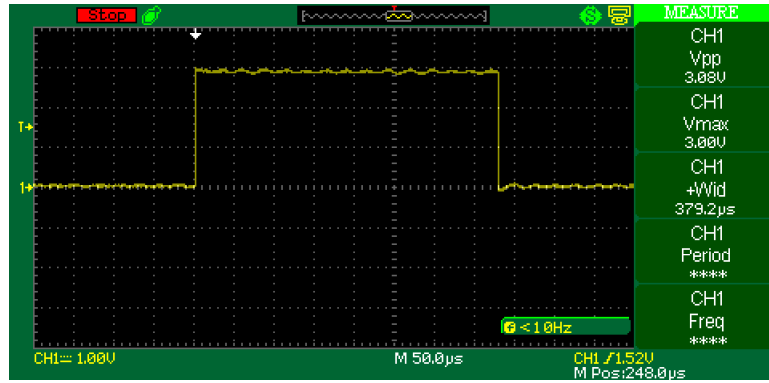
lenmiştir. CORDIC algoritmasının atan2'ye göre daha az hassasiyette işlem yapan atan2f fonksiyonundan ise yaklaşık 2 kat daha hızlı işlemleri tamamladığı görülmüştür.



(a) Atan2 fonksiyonu çalışma hızı (yaklaşık 3.4 ms)



(b) Atan2f fonksiyonu çalışma hızı (yaklaşık 700 µs)

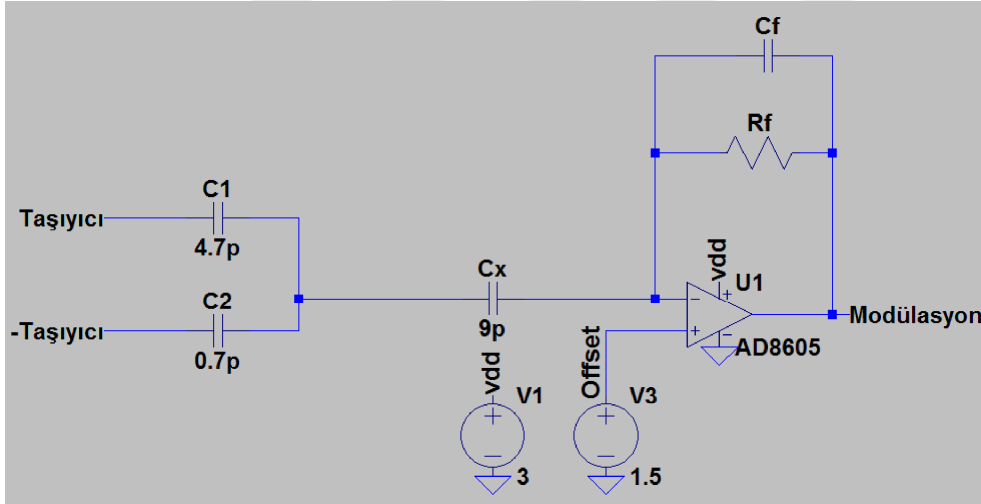


(c) CORDIC çalışma hızı (yaklaşık 380 µs)

Şekil 2.19. CORDIC ve Atan2

### 3. OPTİMİZASYON

Bölüm 2.1’da bahsi geçen transempedans yükselteç kapasitif enkoderden çıkan akımı gerilime dönüştürmekte olup genel anlamıyla üç değişkene bağlıdır. Bunlar Şekil 4.6’de gösterilen  $R_f$  direnci,  $C_f$  kapasitörü ve taşıyıcı (carrier) sinyalinin frekansdır.  $C_1$ ,  $C_2$  kapasitansları enkoderdeki  $C_{AVE}$  ve  $C_C$  kapasitörlerinin maksimum ve minimum değerlerini teorik olarak temsil ederken  $C_x$  kapasitansı ise kapasitif enkoderin sabit kapasitansını temsil etmektedir. Kapasitif enkoderin yüksek kazancı direkt olarak sensör performansını etkilediği için kesinlikle üzerine düşünülmesi ve uygulamaya göre optimize edilmesi gerekmektedir. Bunun için transfer fonksiyonu elde edilmiştir.



Şekil 3.1. Transempedans yükselteç

Şekil 4.6’deki devre konfigürasyonuna göre transfer fonksiyonu aşağıdaki gibidir:

$$\frac{V_{modulasyon}}{V_{taşıyıcı}} = \frac{(C_1 - C_2) \cdot s \cdot C_x \cdot R_f}{(C_1 + C_2 + C_x) \cdot (1 + s C_f \cdot R_f)} \quad (3.1)$$

Devrenin kazancının bulunabilmesi için denklem 3.1’in genlik (magnitüde) cevabının bulunması gerekmektedir. Bu ise denklem 3.3’de verilmiştir.

$$\begin{aligned}
a &= (C_1 - C_2) \cdot C_x \cdot R_f \\
b &= C_1 + C_2 + C_x \\
c &= b \cdot C_f \cdot R_f
\end{aligned} \tag{3.2}$$

$$Genlik = \frac{\omega \cdot a}{\sqrt{\omega^2 \cdot c^2 + b^2}} \tag{3.3}$$

Elde edilen genlik (magnitude) cevabı optimizasyonu amaç fonksiyonu olarak belirlenmiştir. Optimizasyonda kullanılacak parametrelerin kısıtları Tablo 3.1’de verilmiştir. Optimizasyon işlemi yapılırken Tablo 3.2’de gösterilen aşılması istenmeyen bazı kurallar belirlenmiştir. Tasarlanan transempedans devresinin kazancın, gürültüsünün, oturma zamanının belli değerlerin altında olmasına ve stabil durumda kalmasına dikkat edilerek statik cezalar konulmuştur [34].

**Tablo 3.1. Amaç fonksiyonu ve parametre kısıtları**

Amaç fonksiyonu	$R_f$	$C_f$	f
$Genlik = \frac{\omega \cdot a}{\sqrt{\omega^2 \cdot c^2 + b^2}}$	$1k\Omega < R_f < 10M\Omega$	$1pF < C_f < 100nF$	$1kHz < f < 500kHz$

**Tablo 3.2. Statik ceza kısıtları**

Kazanç	Gürültü [34]	Oturma Zamanı [34]	Stabilite [34]
$Genlik = \frac{\omega \cdot a}{\sqrt{\omega^2 \cdot c^2 + b^2}} < 0.9$	$V_{toplam} < 100\mu V$	$4.6R_f \cdot C_f < 1/f_{tasiiyici}$	$\sqrt{\frac{C_{toplam} + C_s}{2 \cdot \pi \cdot R_f \cdot f_{GBWP}}} < C_f$

### 3.1. Gri Kurt Optimizasyon Algoritması

Gri Kurt Optimizasyon (Grey Wolf Optimization – GWO) algoritması sezgisel bir optimizasyon yöntemidir. GWO algoritması problem çözümünde doğadaki gri kurtların liderlik hiyerarşisini ve avlanma mekanizmasını taklit eder. Gri kurtlar besin zincirinin en üstünde yer alırlar ve genellikle sürü halinde yaşamayı tercih ederler. Sürü ortalama 5 ile 12 bireyden oluşur. Sürü alfa, beta, delta, omegadan oluşan çok katlı bir sosyal hiyerarşiye sahiptir. Kurtların sosyal hiyerarşisi matematiksel olarak modellenirken en uygun çözüm alfa ( $\alpha$ ) olarak alınır. İkinci ve üçüncü en iyi çözümler ise sırasıyla beta ( $\beta$ ) ve delta ( $\delta$ ) olarak adlandırılır [35]. Aday çözümlerin geri kalanının omega ( $\omega$ ) olduğu varsayılır.  $\omega$  kurtlar bu üç kurdu

takip eder. GWO algoritmasında avlanma (optimizasyon)  $\alpha$ ,  $\beta$  ve  $\delta$  tarafından yönlendirilir. Gri kurtlar av sırasında avlarını çevrelerler.

Çevreleme davranışını matematiksel olarak modellemek için aşağıdaki denklemler önerilmiştir:

$$\vec{D} = |\vec{C} \cdot \vec{X}_p(t) - \vec{X}(t)| \quad (3.4)$$

$$\vec{X}(t+1) = \vec{X}_p(t) - \vec{A} \cdot \vec{D} \quad (3.5)$$

Burada t geçerli iterasyonu,  $\vec{A}$  ve  $\vec{C}$  katsayı vektörlerini,  $\vec{X}_p$  avın konum vektörünü ve  $\vec{X}$  bir gri kurdun pozisyon vektörünü gösterir.  $\vec{A}$  ve  $\vec{C}$  katsayı vektörleri aşağıdaki gibi hesaplanır.

$$\vec{A} = 2 \cdot \vec{a} \cdot r_1 - \vec{a} \quad (3.6)$$

$$\vec{C} = 2 \cdot r_2 \quad (3.7)$$

Burada  $\vec{a}$ 'nın bileşenleri iterasyonlar boyunca lineer olarak 2'den 0'a doğru azaltılır.  $r_1$  ve  $r_2$  [0, 1] aralığında rastgele vektörlerdir.

Arama ajanları pozisyonlarını en iyi arama ajanlarının pozisyonuna göre güncellerler. Bu konuyla ilgili formüller aşağıdaki gibidir.

$$\vec{D}_\alpha = |\vec{C}_1 \cdot \vec{X}_\alpha - \vec{X}|, \vec{D}_\beta = |\vec{C}_2 \cdot \vec{X}_\beta - \vec{X}|, \vec{D}_\delta = |\vec{C}_3 \cdot \vec{X}_\delta - \vec{X}| \quad (3.8)$$

$$\vec{X}_1 = \vec{X}_\alpha - \vec{A}_1 \cdot \vec{D}_\alpha, \vec{X}_2 = \vec{X}_\beta - \vec{A}_2 \cdot \vec{D}_\beta, \vec{X}_3 = \vec{X}_\delta - \vec{A}_3 \cdot \vec{D}_\delta \quad (3.9)$$

$$\vec{X}(t+1) = \frac{\vec{X}_1 + \vec{X}_2 + \vec{X}_3}{3} \quad (3.10)$$

Gri kurt algoritmasının akış şeması Şekil 3.2'da verilmiştir.

### 3.2. Optimizasyon ve Simülasyon Uyumu

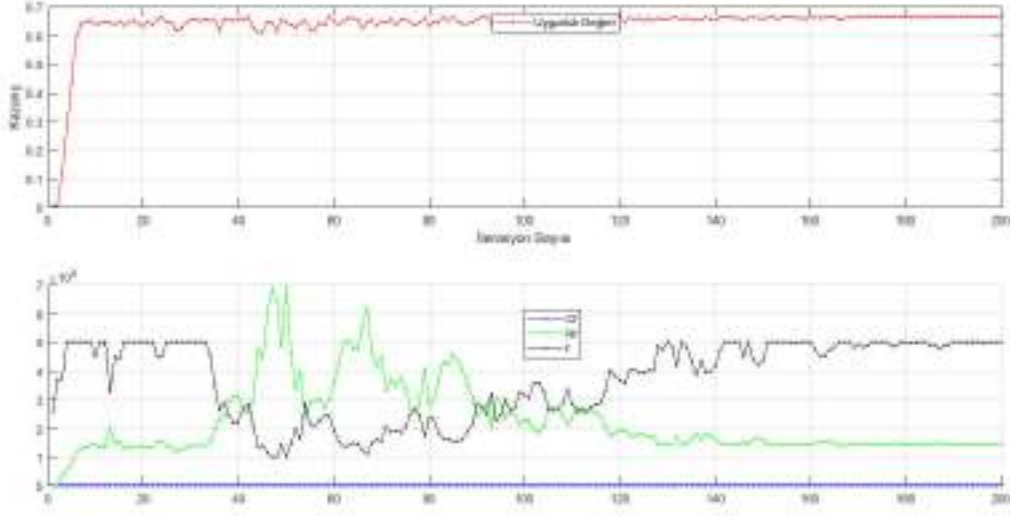
Optimizasyon sırasında parametre değişimleri Şekil 3.3 gibi olup sonuç olarak Şekil 3.4 alınmıştır.

Matematiksel model ile LTspice'da tasarlanan devre kıyaslanmış ve sonuçların uyumlu olduğu Şekil 3.5'de gösterilmiştir.



**Şekil 3.2. Gri Kurt Algoritması Akış Şeması**

Elde edilen sonuçlarla devrenin çıkış cevabı hakkında önemli bilgiler elde edilmiştir. Bu bilgilerin yanında analog devrede kullanılan iki farklı frekansta taşıyıcı sinyalin olduğu ve bu sinyaller için kazanç miktarının yaklaşık olarak aynı olması gerektiğine karar verilmiştir. Bu yüzden  $R_f$  direnci  $143k\Omega$  'dan  $1M\Omega$ 'a çıkarılmıştır. Böylece Şekil 3.6'deki frekans cevabına göre, yüksek frekanslarda daha düz bir cevap üreten Şekil 3.8'e geçilmiştir.



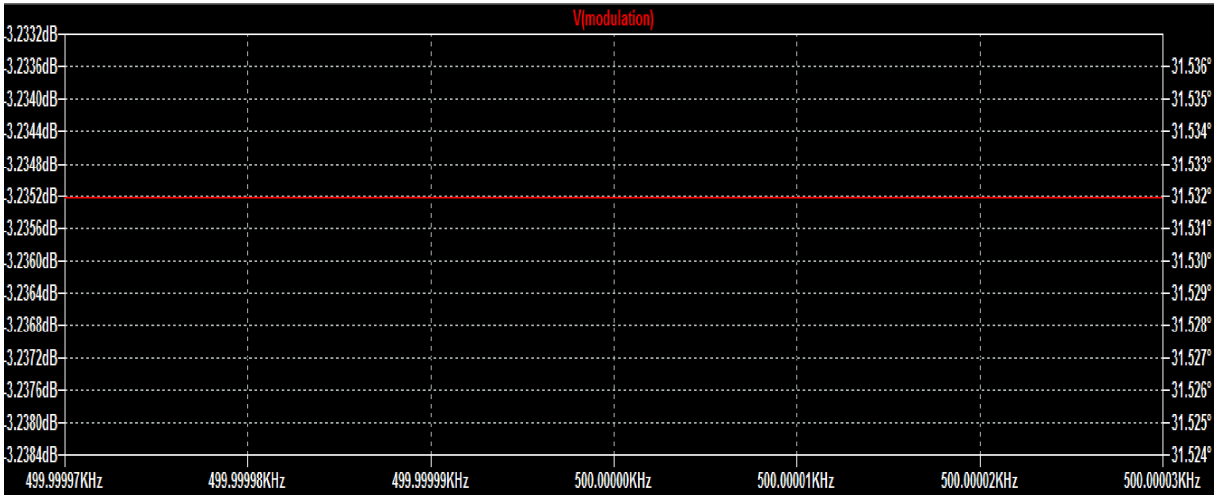
Şekil 3.3. Gri kurt algoritması iterasyon-parametre değişimi

```

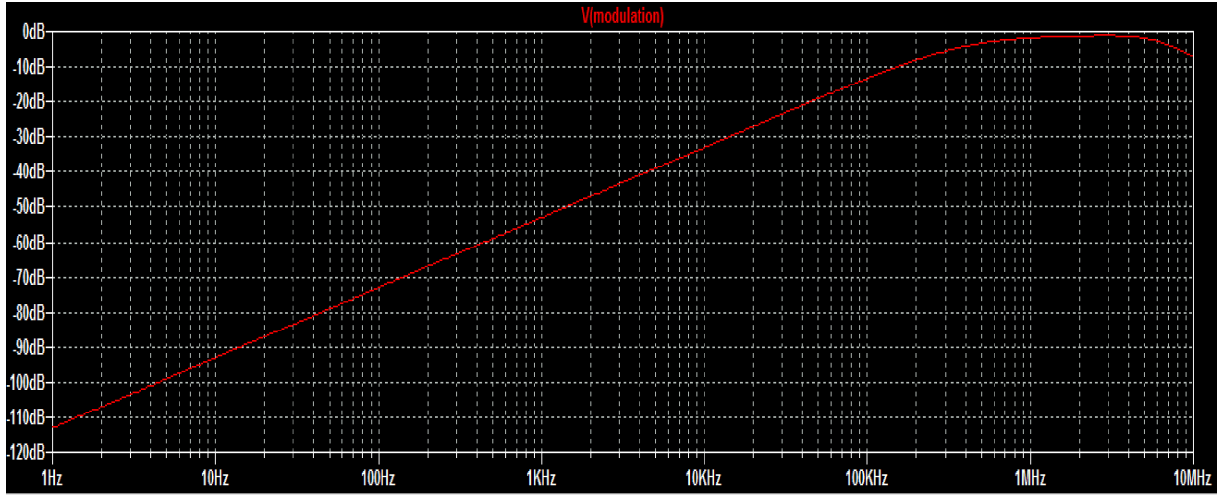
Elapsed time is 0.113262 seconds.
En iyi parametreler: 3.032419817e-12      143349.9672      500000
En iyi uygunluk değeri: 0.66516
fsettlng-->1.9996e-06
phase-->36.2137
Vtotal-->9.9995e-05
Gain-->0.66516
Gain_dB-->-3.5415

```

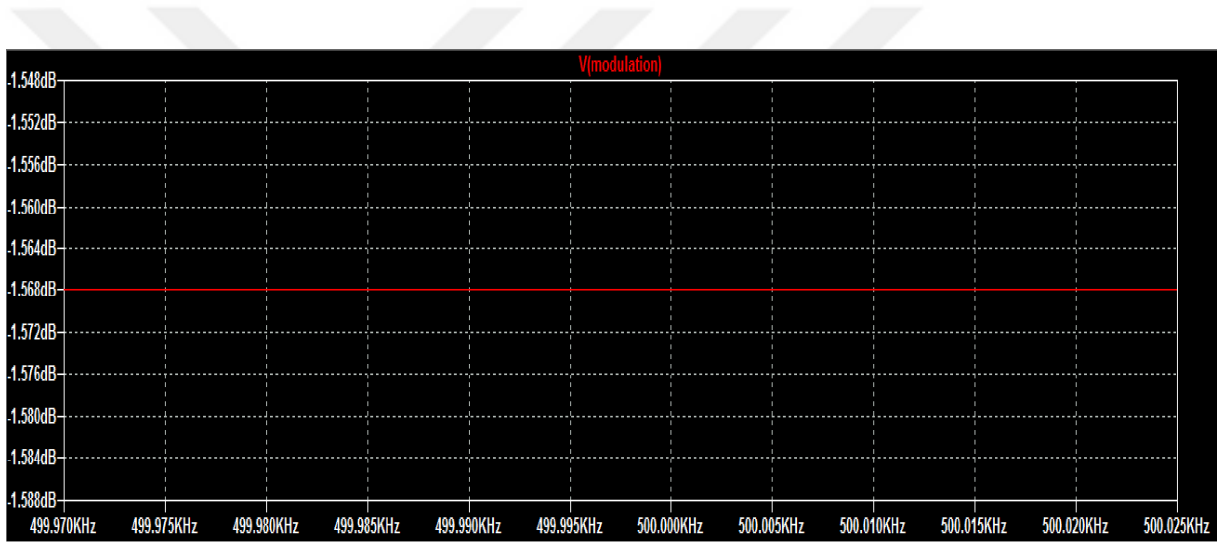
Şekil 3.4. Gri kurt algoritması çıkış değerleri



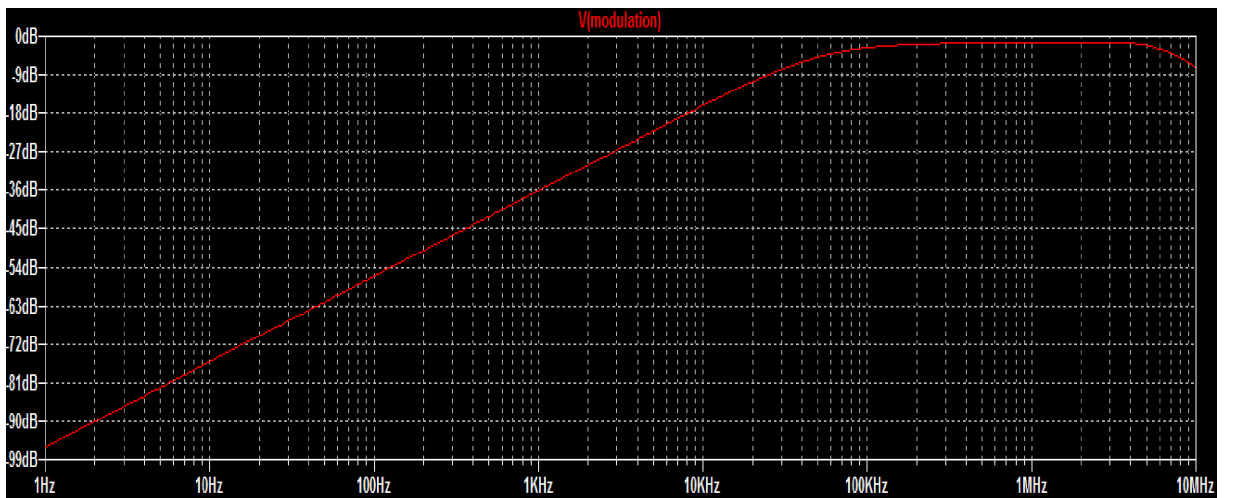
Şekil 3.5. LTspice simülasyon sonucu 500kHz'de kazanç (143kΩ)



Şekil 3.6. LTspice simülasyon sonucu genel bakış (143k $\Omega$ )



Şekil 3.7. LTspice simülasyon sonucu 500kHz'de kazanç (1M $\Omega$ )



Şekil 3.8. LTspice simülasyon sonucu genel bakış (1M $\Omega$ )

## 4. PRATİK ÇALIŞMALAR VE TESTLER

Bu bölümde kapasitif enkoder için tasarlanan devrenin üretiminden, sinyal kontrollerinden, devrenin enkodere bağlanıp sabit durum hata testlerinden, dönüş ve nonlineerite testlerinden bahsedilecektir.

### 4.1. PCB Üretimi ve Sinyal Testleri

Bölüm 2.2’de tasarımı ve simülasyonu yapılan devrenin üretim öncesinde PCB (Baskı Devre Kartı) haline getirilmesi için yapılan çalışmalar Şekil 4.1’de gösterilmiştir.

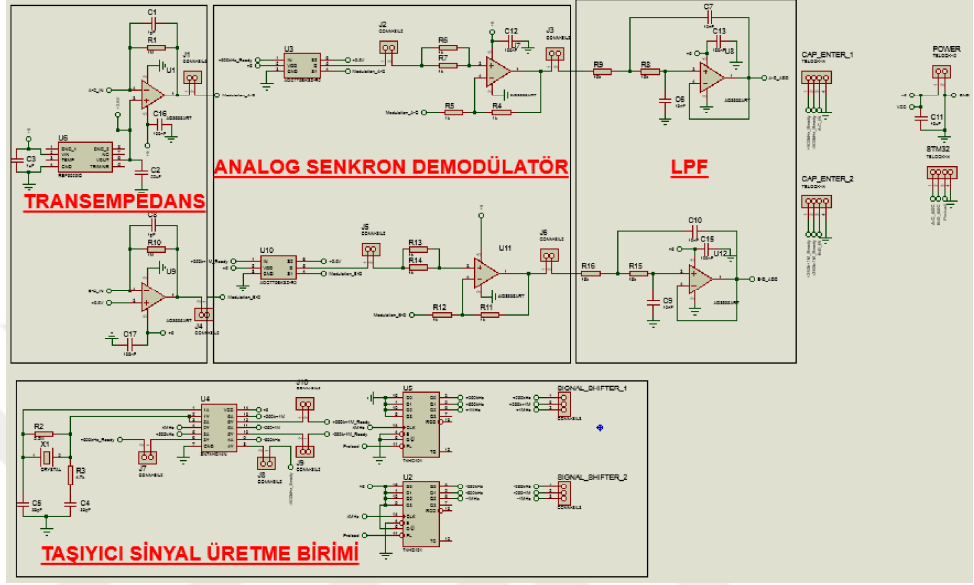
Tasarım sonrası manuel yöntemlerle üretilen PCB (Printed Circuit Board) Şekil 4.4’de gösterilmiştir. Üretilen devrede kapaklı (iki parçanın kısa devre olması için) jumperlar kullanılmış ve bu noktalar stratejik kısımlardaki sinyal kontrollerinde kullanılmıştır.

Taşıyıcı sinyal üretme biriminden tasarlandığı üzere Şekil 4.3’deki gibi  $\pm 250\text{kHz}$  ve  $\pm 500\text{kHz}$  sinyalleri çıkış olarak alınmıştır.

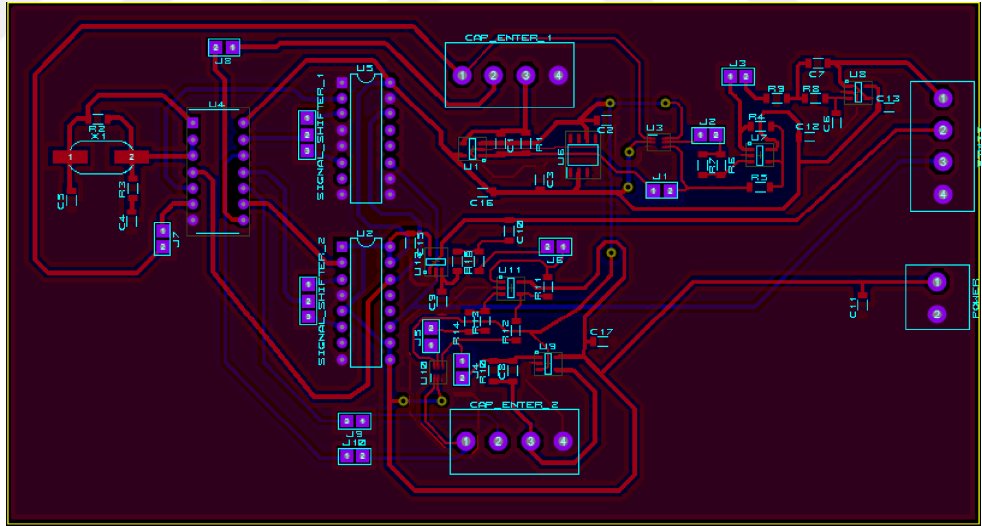
Kapasitif enkoder döndürülüp transempedans yükselteç çıkış sinyalleri Şekil 4.4a’de gösterildiği gibi alınmıştır. Aynı şekilde Şekil 4.4b’deki LPF (Alçak Geçiren Filtre) çıkışında sinüs ve kosinüs sinyalleri elde edilmiştir.

### 4.2. Enkoder Testleri

Üretilen PCB motor miline bağlı kapasitif enkodere Şekil 4.5’de gösterildiği gibi bağlanmıştır. Analog devre çıkışı STM32F103C8T6 mikrodenetleyicisi ile alınıp işlenmiş ve bilgisayara gönderilmiştir. Elde edilen sinyaller ile ölçülen açılı gürültüsü, dönüş halinde sensör çıktısının nonlineerite bilgileri için testler yapılmıştır.

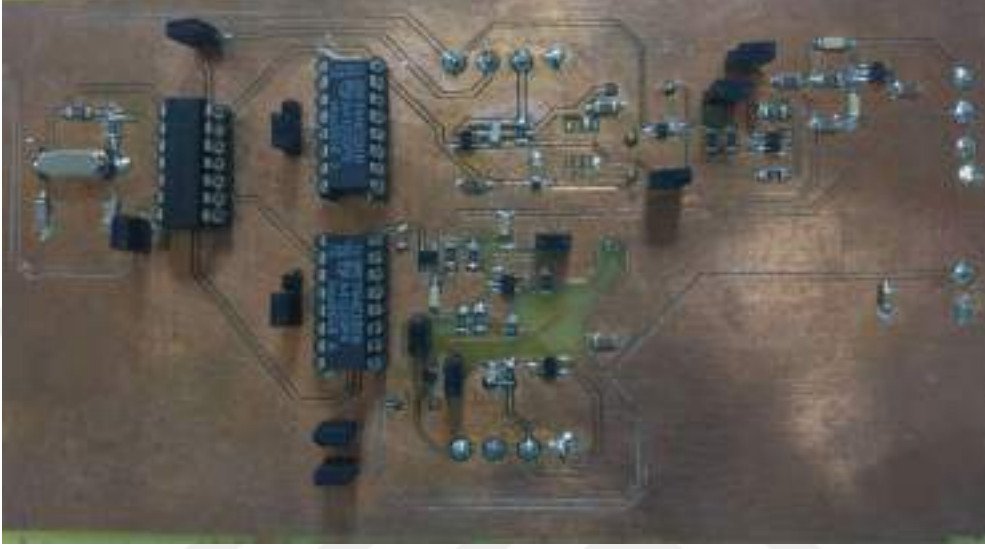


(a) Tasarlanan devre şematığı

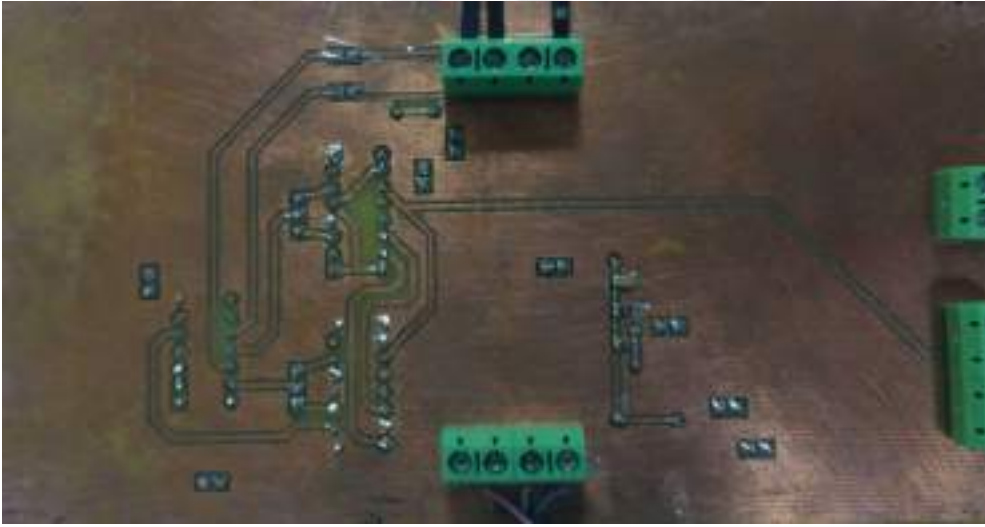


(b) Tasarlanan devre PCB görünümü

Şekil 4.1. PCB üretimi öncesi tasarımlar

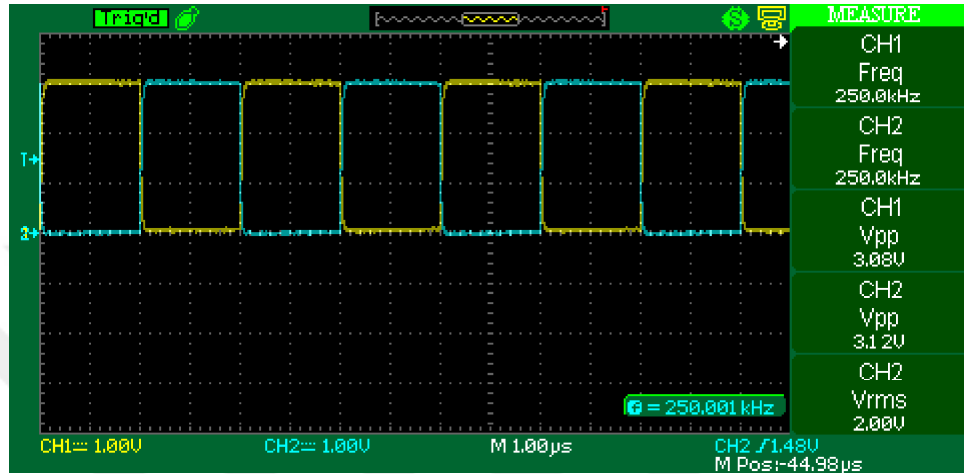


(a) PCB ön yüz

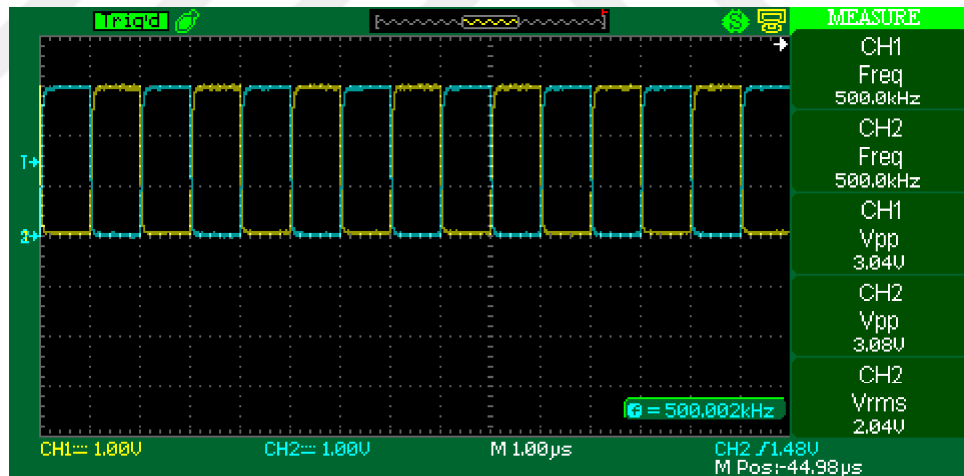


(b) PCB arka yüz

**Şekil 4.2. Üretilen PCB ön ve arka yüzleri**

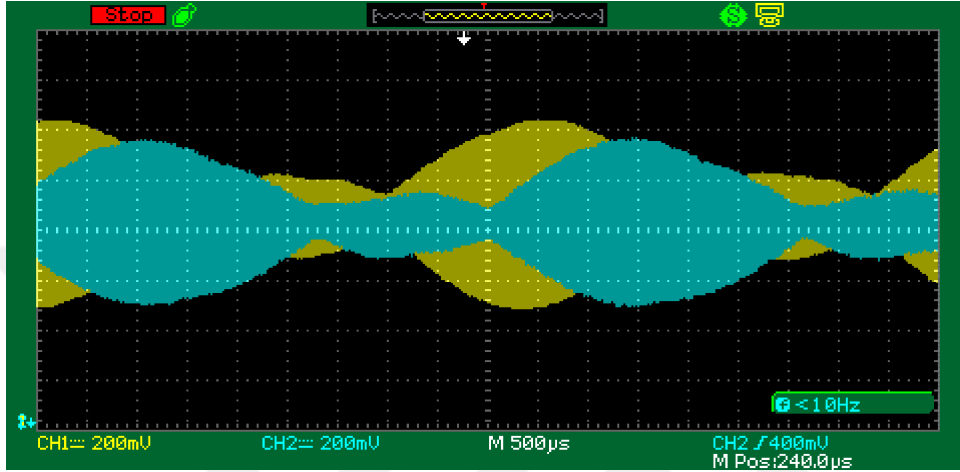


(a) 250kHz taşıyıcı sinyalleri

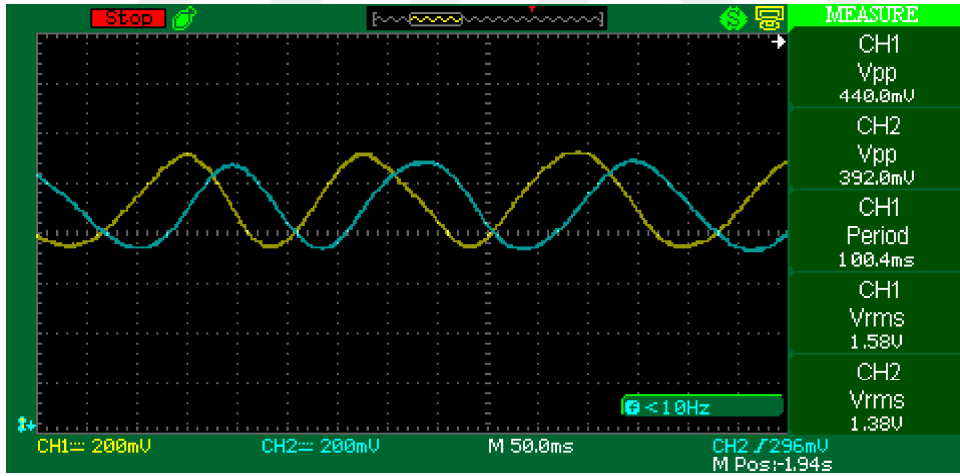


(b) 500kHz taşıyıcı sinyalleri

Şekil 4.3. PCB taşıyıcı sinyal çıkışları

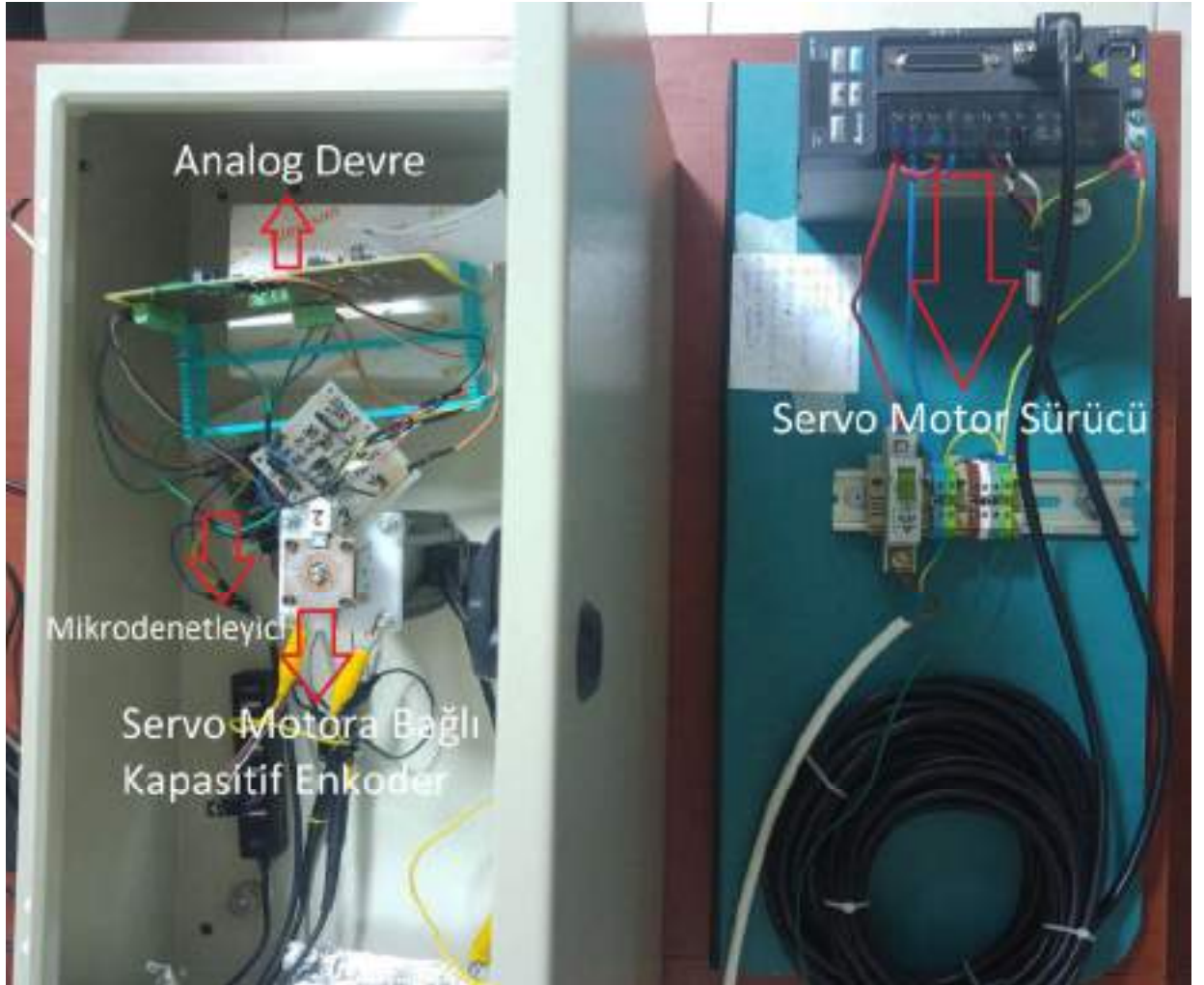


(a) Transempedans yükselteç çıkışı



(b) LPF çıkışı

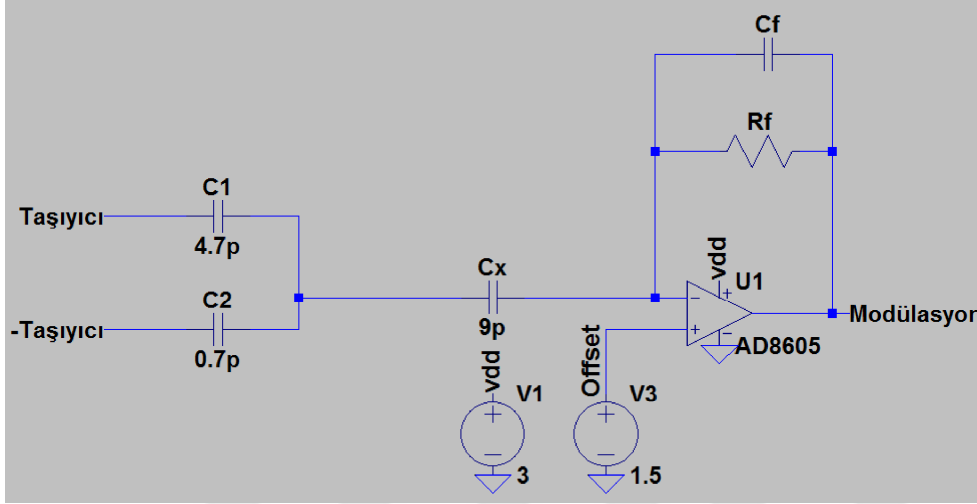
Şekil 4.4. Üretilen devreden bazı sinyaller



Şekil 4.5. Test düzeneği

## 4.2.1. Gürültü - Hassasiyet Testi

Gürültü testi öncelikle analog devreye yapılmıştır. Buradaki amaç kapasitans değişimi başına üretilen gerilimi ölçmenin yanında, ölçülebilecek en küçük kapasitansı da bulmaktır. Yapılan bu test Şekil 4.6'de gösterilen  $C_1$  ve  $C_2$  kapasitanslarının sırasıyla 1pF - 1pF ve 1pf - 2pF bağlantılarının oluşturulmasına müteakiben yapılmıştır.

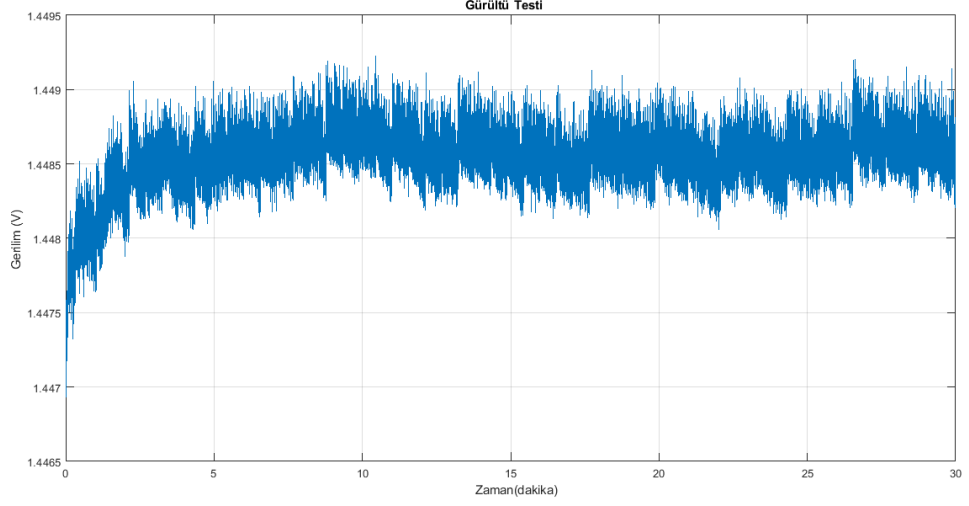


Şekil 4.6. Transempedans yükselteç

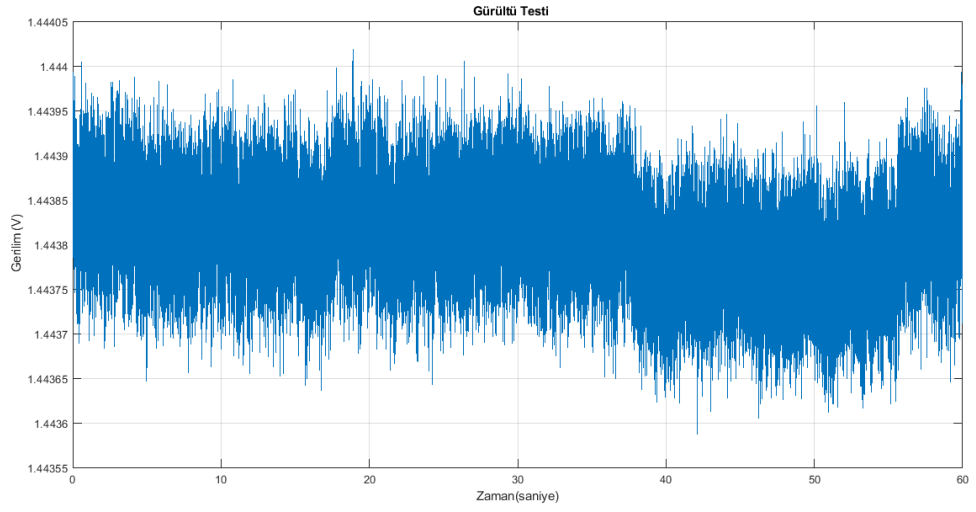
Analog devre çıkışındaki sinyalleri okuyarak gürültü ve buna bağlı olarak hassasiyet (başka bir deyişle çözünürlük) ölçümü ADS1220 24 bit harici ADC (Analog to Digital Converter) ile yapılmıştır. Devreye enerjinin verilmesi komponentlerin ısınmasına sebebiyet vereceğinden belli bir oturma süresinin olacağı tahmin edilmiş ve beklenen sonuç Şekil 4.7a'da gösterilen 30 dakikalık testte elde edilmiştir. Yaklaşık 5 dakika sonra devre çıkışındaki sinyal stabil duruma geçmiştir. Ardından Şekil 4.7b'de gösterilen 60 saniyelik başka bir test yapılmış ve sabit durum için çıkış gerilimindeki hata bilgisi (Standart Sapma) kaydedilmiştir. Sabit durum için devrenin çıkış hatası  $52.802\mu V$  olarak ölçülmüştür. ADS1220 entegresinin kullanılan modundaki (1kHz örnekleme frekansında) okuma hata bilgisi ise  $38.04\mu V$  olarak datasheet'den alınmıştır. Devrenin gerçek gürültüsünün bulunabilmesi için denklem 4.1 kullanılmış ve  $36.62\mu V$  değerine ulaşılmıştır.

$$Gercek_{gurultu} = \sqrt{(Olculen_{gurultu})^2 - (ADC_{gurultusu})^2} \quad (4.1)$$

İki adet farklı sabit kapasitans konfigürasyonu ile analog devrenin 1kHz'lik bir bant genişliği için ölçebileceği minimum kapasitans testi yapılmıştır. Test sonuçları sabit kapa-



(a) 30 dakikalık test



(b) 60 saniyelik test

**Şekil 4.7. Sabit kapasitanslar için gürültü - hassasiyet test sonuçları**

sitans konfigürasyonuna göre farklı şekillerde yorumlanabileceği için iki adet tabloda gösterilmiştir. Tablo 4.1’de  $C_1$  ve  $C_2$  kapasitanslarına merkezli bir minimum ölçüm sonucu çıkarılmıştır. Yani çıkıştaki gerilim değişimi  $C_1$  ve  $C_2$  kapasitans farklarına bağlı olarak değişmektedir şeklinde yorumlanmıştır.

**Tablo 4.1. 1kHz bant genişliği için ölçülebilen minimum kapasitans ( $C_1$  ve  $C_2$ ’ye göre)**

Kapasitans $C_1$ ve $C_2$	Çıkış Gerilimi
1pF-1pF	1.443809V
1pF-2pF	1.707422V
1pF→ xF→	0.336386V 36 $\mu$ V
x = 108.86aF = 3.44 aF/ $\sqrt{Hz}$	

Tablo 4.2’de ise  $(C_A - C_C) \frac{C_x}{C_A + C_C + C_x}$  toplam kapasitans değişimi baz alınıp 1kHz’lik bant genişliği için çıkış gürültüsü buna göre hesaplanmıştır.

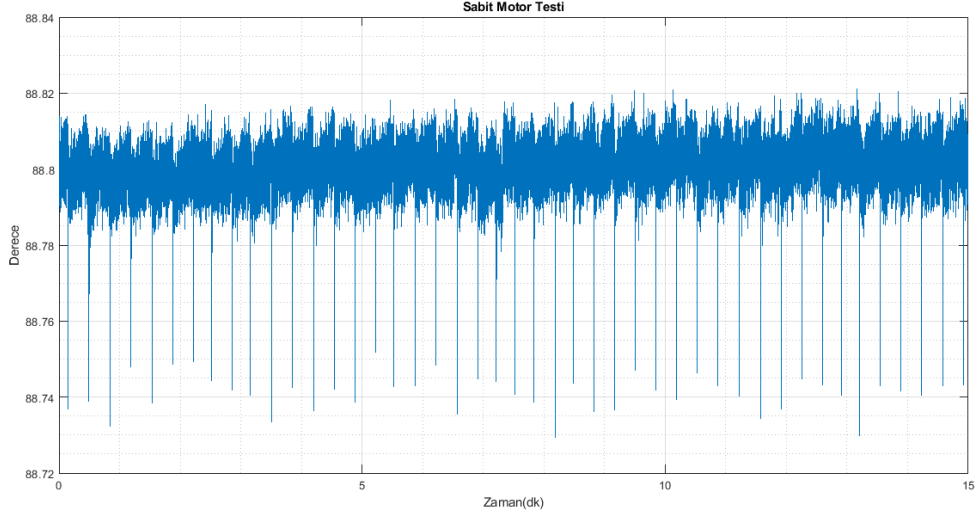
**Tablo 4.2. 1kHz bant genişliği için ölçülebilen minimum kapasitans (toplam kapasitansa göre)**

Seri Kapasitans	Çıkış Gerilimi
0F	1.443809V
0.75pF	1.707422V
0.75pF→ xF→	0.336386V 36 $\mu$ V
x = 80.026aF = 2.54 aF/ $\sqrt{Hz}$	

Şekil 4.8’de devreye enerji verilip rotor 80 derece civarlarına getirilmiş ve motor 15 dakika boyunca sabit teste maruz bırakılmıştır. Motorun sabit durum hatası alınan verilerin maksimum ve minimum değerleri arasındaki fark kullanılarak hesaplanmıştır. Bulunan sabit durum hatası 0.0918 derecedir. Bu hata tepeden tepeye açılı hatası (peak to peak error)’dir. Ayrıca elde edilen verilerin standart sapması ile bulunan sabit durum hatası 0.0063 derecedir. Bu ise etkin hata (rms error) değeridir. Burada tekrar eden yüksek frekanslı gürültü kaynağı bulunarak hata çok daha düşük seviyelere indirilebilir.

#### 4.2.2. Nonlineerite Testi

Motorun dönüş sırasında nonlineeritesinin ölçülebilmesi için servo motora bağlı kapasitif enkoder 10 ve 20 rpm (revolution per minute)’de testlere tâbi tutulmuştur. Mikro-

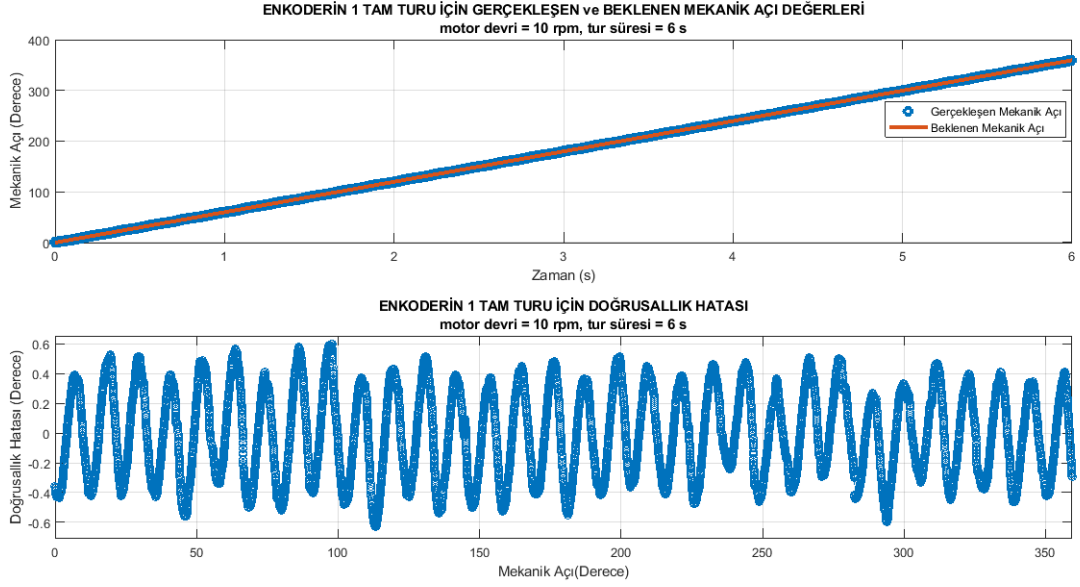


**Şekil 4.8. Sabit motor gürültü testi**

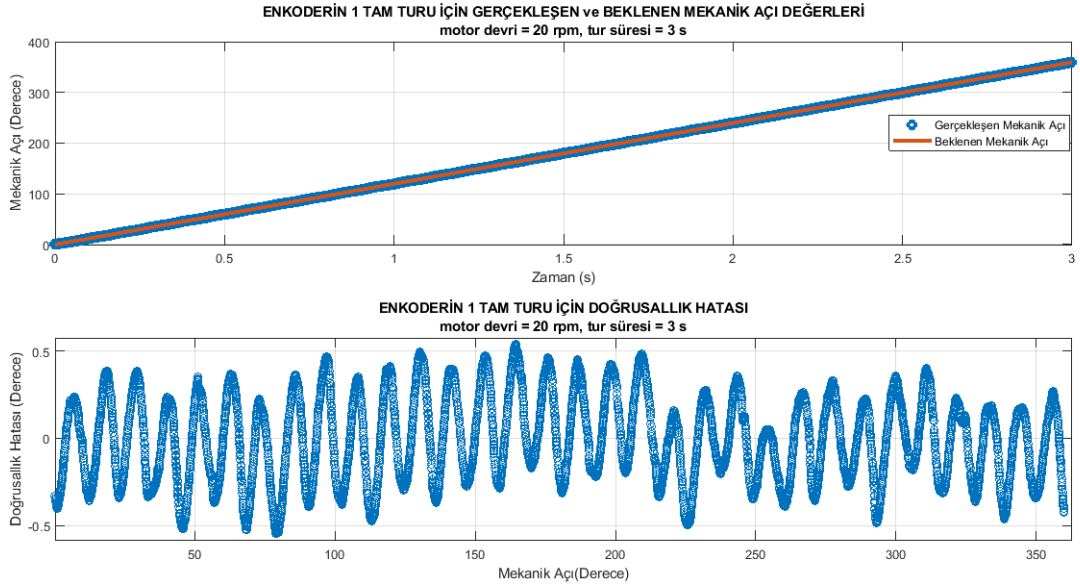
denetleyici ile elde edilen veriler bilgisayar ortamına gönderilmiş ve burada nonlineerite ölçülmüştür. Nonlineerite hesaplanırken enkoderin bir tam turu için idealde olması gereken açı ile elde edilen açı arasındaki fark alınıp hata bulunmuştur. Hatanın maksimum ve minimum noktaları arasındaki fark nonlineerite olarak kabul edilmiştir. 10 ve 20 rpm (revolution per minute) için elde edilen grafikler Şekil 4.9'de verilmiştir.

10 rpm için elde edilen nonlineerite Şekil 4.9a'da gösterilen veriler ile hesaplanıp maksimum hata 1.2 derece bulunmuştur.

20 rpm için ise Şekil 4.9b'de gösterilen veriler kullanılarak hesaplanılan nonlineerite 1.07 derecedir. Hata karakteristiğine bakıldığında yaklaşık aynı frekansta tekrar eden bir örüntü olduğu fark edilmektedir. Bu durum için ekstra optimizasyonlar düşünülmektedir.



(a) 10 rpm dönüş testi



(b) 20 rpm dönüş testi

**Şekil 4.9. 10 ve 20 rpm (revolution per minute) için nonlineerite sonuçları**

## 5. SONUÇ

Bu tez çalışmasında endüstride yüksek kullanım potansiyeli olduğu düşünülen kapasitif rotary enkoderler için analog anahtarlama tabanlı okuma devresi tasarlanmıştır. Tasarlanan devrede yapılacak işlemler gerçek dünyada denenmeden önce simülasyon ortamlarında test edilmiş ve onaylanmıştır.

Devre tasarlanırken kapasitif enkoder çıkışındaki akım cinsinden sinyalin gerileme dönüştürülmesinde kullanılan transempedans yükselteçte bir optimizasyon yapılabileceği keşfedilmiştir. Optimizasyon için kullanılan gri kurt algoritması istenen kazanç değerleri ve kısıtlara uyarak çözümler üretmiştir. Elde edilen sonuçlar değerlendirilip transempedans yükselteç tasarlanmıştır. Simülasyon ve tasarım ortamında bulunan elektronik devre laboratuvar imkanları kullanılarak PCB (Baskı Devre Kartı)'ye aktarılmıştır. Üretilen devre daha sonra bir kapasitif rotary enkodere bağlanmış ve analog sinyallerin dijital ortama geçirilmesi prosedürü başlamıştır.

STM32F103C8T6 mikrodenetleyicisi kullanılarak alınan sinyaller gürültü karakteristiklerine göre filtrelenmiş ve arktanjanant işleminin doğru hesaplanabilmesi için otomatik offset ve genlik eşitleme işlemlerine tâbi tutulmuştur. Elde edilen sinyaller ARM mikrodenetleyicisinin içerisindeki "math.h" kütüphanesinde bulunan atan2f ve atan fonksiyonlarını kullanmak yerine daha düşük donanıma sahip olan mikrodenetleyicilerde kullanılabilecek CORDIC algoritması ile gerçekleştirilmiştir. Yazılan CORDIC algoritmasının bu hazır fonksiyonlardan daha hızlı çalıştığı gözlemlenmiştir. Böylece tasarlanan devre analog ve dijital kısmı ile test durumuna hazır hale getirilmiştir. Öncelikle devrenin minimum kapasitans ölçme hassasiyeti bazı sabit kapasitörler kullanılarak test edilmiş ve  $3.44 \text{ aF}/\sqrt{\text{Hz}}$  (ya da başka bir yorumla  $0.22 \text{ aF}/\sqrt{\text{Hz}}$  Bkz: Bölüm 4.2.1)'lık bir sonuca ulaşılmıştır. Daha sonra servo motor sabit tutularak açı hatası veya minimum ölçülebilecek açı testi yapılmıştır. Buradan ise 0.0063 derece gibi bir sonuç elde edilmiştir. Bu sonuç tur (360 derece) başına pulse (darbe) cinsinden düşünüldüğünde yaklaşık 57000 pulse'e karşılık gelir. 10 ve 20 rpm (devir/dakika) hızlarında dönüş testleri yapıp sırasıyla 1.2 ve 1.07 derece değerinde nonlineerite sonuçlarına ulaşılmıştır.

## 6. TARTIŞMA

Yapılan ve yapılacak olan her çalışmada olduğu gibi bu çalışmada da üzerine çalışılması, geliştirilmesi gereken yönler bulunmaktadır. İlk olarak transempedans yükselteç için yapılan optimizasyon çalışması pozitif bir sonuç vermiş olmasına rağmen parazitik kapasitans ve diğer hesaplanamayan durumlar sonuçlarda nonlineerite ve başka hatalara sebebiyet vermektedir. Tasarlanan devrenin PCB yerine ASIC (Uygulamaya Spesifik Entegre Devre) ile yapılması parazitik durumları ve kontrol edilemeyen bazı hataları bastırarak tasarlanan devrenin teorik performansına yaklaşmasını sağlayacaktır.

İkinci olarak, kapasitif enkoderin ve devrenin ekranlama (shielding) ile bağlanacak motordan gelecek olan gürültüleri bastırması enkodere ölçüm hatalarına karşı belli bir miktar koruma sağlayacaktır. Ayrıca demodülasyon için kullanılan analog anahtarların yüksek frekansta çalışma avantajları, transempedans yükselteç sonrasında bir yüksek geçiren filtre kullanarak motor gürültülerini önemli ölçüde bastırmasına yardımcı olacaktır.

Son olarak, devrede kullanılan taşıyıcı frekansın çalışılan ortamdaki gürültü seviyesinden çok daha yüksek olacak şekilde seçilmesi hem çıkış gerilimini arttıracak hem de gürültülerin bastırılmasını daha kolay getireceğinden SNR (Signal to Noise Ratio)'ı arttıracaktır. Fakat bu kullanılacak opampın hem GBW(Gain Bandwidth) hem de slew rate (yetiştirme hızını) ihtiyacını buna bağlı olarak ise maliyeti arttıracaktır. Bu durumda uygulamaya ve verilmesi istenen hizmete göre tasarım yapılması gerekmektedir.

### 6.1. Tez Amacının Doğrulanması

Yüksek frekansta çalışma avantajı tez boyunca vurgulanan düşük maliyetli analog anahtarlar kullanılarak kapasitif enkoderler için analog anahtarlama tabanlı okuma devresi tasarlanmış, optimize edilmiş, üretilip test edilmiştir.

500 TL'den az üretim maliyeti hedefine Tablo 6.1'de gösterildiği gibi ulaşılmıştır. Bununla birlikte toplu bir şekilde yapılacak alımlarla bu hedefin çok daha ötesine varılabileceği görülmüştür. Hassasiyetinin 0.5 dereceden az olması istenen sinyal çıkış hedefi için

0.0063 dereceye ulařılmış istenen hedefe varılmıştır.

Böylece ülkemizde milli olarak üretilmeyen ve kullanım alanı çok geniş olan kapasitif rotary enkoder için bir okuma devresi geliştirilmiş, yerli olarak üretilip, ekonomiye değer katabilecek bir ürün olduđu gösterilmiştir.

**Tablo 6.1. Tez çalışmasında kullanılan elemanlar ve fiyatları**

Malzeme Adı	Adet Fiyat (\$)	3000 Adet Alım Birim Fiyat (\$)	Kullanılan Adet
AD8605ARTZ	1.89	0.92	6 Adet
ADG779BKSZ	1.98	0.92	2 Adet
SN74HC14NSR	0.39	0.14	1 Adet
SN74HC191N	0.60	0.22	2 Adet
STM32F103C8T6	4.80	2.41	1 Adet
PCB	0.4	0.4	1 Adet
<b>TOPLAM FİYAT</b>	<b>20.09 ( 148TL)</b>	<b>10.85 ( 80TL)</b>	<b>1 Devre</b>

## KAYNAKLAR

- [1] B. Hou, B. Zhou, X. Li, Z. Gao, Q. Wei, ve R. Zhang. An Analog Interface Circuit for Capacitive Angle Encoder Based on a Capacitance Elimination Array and Synchronous Switch Demodulation Method. *Sensors*, 19(14):3116, jul 2019.
- [2] F. Kimura, M. Gondo, A. Yamamoto, ve T. Higuchi. Resolver compatible capacitive rotary position sensor. *IECON Proceedings (Industrial Electronics Conference)*, pages 1923–1928, 2009.
- [3] D. Zheng, S. Zhang, S. Wang, C. Hu, and X. Zhao. A Capacitive Rotary Encoder Based on Quadrature Modulation and Demodulation. *IEEE Transactions on Instrumentation and Measurement*, 64(1):143–153, jan 2015.
- [4] M. Karali, A. T. Karasahin, O. Keles, M. Kocak, and M. A. Erismis. A new capacitive rotary encoder based on analog synchronous demodulation. *Electrical Engineering*, 100(3):1975–1983, sep 2018.
- [5] G. W. de Jong, G. C.M. Meijer, K. van der Lingen, Jo.W. Spronck, A. M.M. Aalsma, ve D.(Th ).A.J.M. Bertels. A smart capacitive absolute angular-position sensor. *Sensors and Actuators A: Physical*, 41(1-3):212–216, apr 1994.
- [6] X. Li and G.C.M. Meijer. A novel smart resistive-capacitive position sensor. *IEEE Transactions on Instrumentation and Measurement*, 44(3):768–770, jun 1995.
- [7] X. Li, G.C.M. Meijer, G.W. de Jong, ve J.W. Spronck. An accurate low-cost capacitive absolute angular-position sensor with a full-circle range. *IEEE Transactions on Instrumentation and Measurement*, 45(2):516–520, apr 1996.
- [8] M. Gasulla, X. Li, G.C.M. Meijer, L. van der Ham, ve J.W. Spronck. A contactless capacitive angular-position sensor. *IEEE Sensors Journal*, 3(5):607–614, oct 2003.
- [9] V. Ferrari, A. Ghisla, D. Marioli, and A. Taroni. Capacitive angular-position sensor with electrically-floating conductive rotor and measurement redundancy. *Conference*

- Record - IEEE Instrumentation and Measurement Technology Conference*, 1(2):195–200, 2004.
- [10] G. Brasseur. A robust capacitive angular position sensor. In *IEEE Instrumentation and Measurement Technology Conference and IMEKO Technical Committee 7. Conference Proceedings*, volume 2, pages 1081–1086. IEEE, 1996.
- [11] G. Brasseur. Modeling of the front end of a new capacitive finger-type angular-position sensor. *IEEE Transactions on Instrumentation and Measurement*, 50(1):111–116, 2001.
- [12] P. L. Fulmek, F. Wandling, W. Zdiarsky, G. Brasseur, and S. P. Cermak. Capacitive sensor for relative angle measurement. *IEEE Transactions on Instrumentation and Measurement*, 51(6):1145–1148, 2002.
- [13] A. H. Falkner. The Use of Capacitance in the Measurement of Angular and Linear Displacement. *IEEE Transactions on Instrumentation and Measurement*, 43(6):939–942, 1994.
- [14] R. M. Kennel ve St Basler. New developments in capacitive encoders for servo drives. *SPEEDAM 2008 - International Symposium on Power Electronics, Electrical Drives, Automation and Motion*, pages 190–195, 2008.
- [15] G. Chen and S. Lin. *Implementation and Comparison of Methods in Am and Fm*. Yüksek lisans tezi, Blekinge Institute of Technology, 2012.
- [16] B. Hou, B. Zhou, M. Song, Z. Lin, ve R. Zhang. A Novel Single-Excitation Capacitive Angular Position Sensor Design. *Sensors*, 16(8):1196, jul 2016.
- [17] B. Hou, Z. Tian, C. Li, Q. Wei, B. Zhou, ve R. Zhang. A capacitive rotary encoder with a novel sensitive electrode. *Proceedings of IEEE Sensors*, 2017-Decem:1–3, 2017.
- [18] B. Hou, C. Li, Z. Gao, Q. Wei, B. Zhou, ve R. Zhang. Design, optimization, and compensation of a high-precision single-excitation absolute capacitance angular encoder up

to  $\pm 4$ . *IEEE Transactions on Industrial Electronics*, 66(10):8161–8171, 2019.

- [19] B. Hou, Z. Bin, L. Yi, B. Xing, X. Li, W. Qi, ve R. Zhang. High-Precision Incremental Capacitive Angle Encoder Developed by Micro Fabrication Technology. *IEEE Transactions on Industrial Electronics*, 0046(c):1–1, 2020.
- [20] H. Pu, H. Wang, X. Liu, Z. Yu, ve K. Peng. A high-precision absolute angular position sensor with vernier capacitive arrays based on time grating. *IEEE Sensors Journal*, 19(19):8626–8634, 2019.
- [21] X. Liu, B. Zhan, Z. Yu, K. Peng, ve H. Pu. A miniaturized capacitive absolute angular positioning sensor based on a dual two-stage secondary re-modulation Scheme with time-division multiplexing. *Sensors and Actuators, A: Physical*, 310:112043, 2020.
- [22] X. Fan, Z. Yu, K. Peng, Z. Chen, ve X. Liu. A Compact and High-precision Capacitive Absolute Angular Displacement Sensor. *IEEE Sensors Journal*, 1748(c):1–1, 2020.
- [23] H. Wang, K. Peng, X. Liu, Z. Yu, ve Z. Chen. Design and Realization of a Compact High-precision Capacitive Absolute Angular Position Sensor Based on Time Grating. *IEEE Transactions on Industrial Electronics*, 0046(c):1–1, 2020.
- [24] R.F. Wolffenbittel ve R.P. Van Kampen. An integrable capacitive angular displacement sensor with improved linearity. *Sensors and Actuators A: Physical*, 27(1-3):835–843, may 1991.
- [25] S. Das, T. S. Sarkar, ve B. Chakraborty. Simple approach to design a capacitive rotary encoder. *IET Science, Measurement & Technology*, 12(4):500–506, jul 2018.
- [26] G. Brasseur. A capacitive 4-turn angular-position sensor. *IEEE Transactions on Instrumentation and Measurement*, 47(1):275–279, 1998.
- [27] Parellel Plate Capacitor. <https://byjus.com/physics/parallel-plate-capacitor/>. Erişim Tarihi: 4 Ağustos 2020

- [28] AM Modulation. [https://web.sonoma.edu/eese/courses/ee442/archives/sp2019/lectures/lecture06\\_am\\_modulation.pdf](https://web.sonoma.edu/eese/courses/ee442/archives/sp2019/lectures/lecture06_am_modulation.pdf). Erişim Tarihi: 4 Ağustos 2020
- [29] B. Razavi. The Transimpedance Amplifier Circuit. *IEEE SOLID-STATE CIRCUITS MAGAZINE*, pages 10–14, 2019.
- [30] S. Sun, Z. Cao, A. Huang, L. Xu, ve W. Yang. A High-Speed Digital Electrical Capacitance Tomography System Combining Digital Recursive Demodulation and Parallel Capacitance Measurement. *IEEE Sensors Journal*, 17(20):6690–6698, 2017.
- [31] Analog Devices. Analog Multipliers MT-079 Tutorial. pages 2–9, 2009.
- [32] R. Gonzalez-L., J. Cota-Ruiz, E. Sifuentes, J. Diaz, ve O. Casas. A fully differential synchronous demodulator for AC signals. *IEEE Transactions on Instrumentation and Measurement*, 69(1):35–44, jan 2020.
- [33] D. Zheng, S. Zhang, Y. Zhang, ve C. Fan. Application of CORDIC in capacitive rotary encoder signal demodulation. *2012 the 8th IEEE International Symposium on Instrumentation and Control Technology, ISICT 2012 - Proceedings*, (60904094):61–65, 2012.
- [34] M. Demirtaş, M. A. Erişmiş, ve S. Güneş. Analysis and design of a transimpedance amplifier based front - end circuit for capacitance measurements. *SN Applied Sciences*, (October 2019), 2020.
- [35] S. Mirjalili, S. Mohammad, ve A. Lewis. Advances in Engineering Software Grey Wolf Optimizer. *Advances in Engineering Software*, 69:46–61, 2014.

# ÖZGEÇMİŞ

## KİŞİSEL BİLGİLER

**Adı Soyadı :Muhammet Rojhat KARA**  
**Uyruğu :T.C.**  
**Doğum Yeri ve Tarihi :VAN 1996**  
**Telefon :05434268866**  
**Faks :**  
**e-mail :karamuhammed828@gmail.com**

## EĞİTİM

Derece	Adı	Bitirme Yılı
Lise	Afyon Kocatepe Anadolu Lisesi	2014
Lisans	Necmettin Erbakan Üniversitesi	2018
Yüksek Lisans	Necmettin Erbakan Üniversitesi	2020

## İŞ DENEYİMLERİ

Yıl	Kurum	Görevi
2020-Devam Ediyor	Karamanoğlu Mehmetbey Üniversitesi	Araştırma Görevlisi

## YABANCI DİLLER

İngilizce

## YAYINLAR